



ΔΙΕΘΝΕΣ
ΠΑΝΕΠΙΣΤΗΜΙΟ
ΕΛΛΑΔΟΣ

ΤΜΗΜΑ ΜΗΧΑΝΙΚΩΝ ΠΑΡΑΓΩΓΗΣ ΚΑΙ ΔΙΟΙΚΗΣΗΣ

Δημιουργία πλακέτας NFC
PN7160_PN7161.

Design and Fabrication of an
NFC controller PCB

Αλεξάνδρα Χατζημπαλόγλου

Επιβλέπων καθηγητής: Μιχάλης Κιζήρογλου

Θεσσαλονίκη 2023

Abstract

Near Field Communication (NFC) technology is an important pillar in the field of wireless communication, allowing the transmission of data between two devices that are in close proximity. Its integration and evolution in everyday life creates new perspectives and opportunities, encouraging the development of a variety of applications that are still being researched. The aim of this diploma is to create an NFC board with the PN7160 chip from the company “Next eXPerience Semiconductors” (NXP) for mobile phones. To achieve this goal, the board was designed in the “Eagle” design program, then the design was sent to the factory, and with the help of “Modihive's” tooling and machinery, the board was assembled. At the final stage of the project, the short circuit and the desired voltages are checked. This thesis undertakes the creation of an NFC board for mobile phones using the PN7160 chip, ensuring that the board is functional and short-circuit free.

In Chapter 1, we make an introduction to the NFC technology, including applications and an overview of the PN7160 evaluation board NXP. In Chapter 2, the design specifications and the steps of development of the board are listed. In Chapter 3, the Inter-Integrated Circuit (I2C)/ Serial Peripheral Interface (SPI) interfaces, antenna analysis as well as power management aspects are presented. Finally, a reference to the Host General Purpose Input Output (GPIOs) is provided. In Chapter 4, the process of downloading a component library and inserting the 3D archive to the Eagle printed circuit board (PCB) design platform is discussed. the eagle. Then, the prototype board is presented and discussed, including schematics and layouts from the Eagle and the “Autodesk Fusion 360” software. In Chapter 5, the ordering and the component soldering processes are presented. In Chapter 6, a report of experimental test results is presented. Finally, in Chapter 7 the future is reviewed. A catalogue of the components used Bill of Materials (BOM) is presented in the Appendix.

Περίληψη

Η τεχνολογία NFC αποτελεί έναν σημαντικό πυλώνα στον τομέα της ασύρματης επικοινωνίας, επιτρέποντας τη μετάδοση δεδομένων μεταξύ δύο συσκευών που βρίσκονται σε κοντινή απόσταση. Η ενσωμάτωση και η εξέλιξή της στην καθημερινή ζωή δημιουργεί νέες προοπτικές και ευκαιρίες, ενθαρρύνοντας την ανάπτυξη ποικίλων εφαρμογών που εξακολουθούν να ερευνώνται. Ο στόχος της διπλωματικής είναι η δημιουργία μιας πλακέτας NFC με το τσιπ PN7160 από την εταιρεία «NXP Semiconductors» για κινητά τηλέφωνα. Προκειμένου να επιτευχθεί αυτός ο στόχος, η πλακέτα σχεδιάστηκε στο σχεδιαστικό πρόγραμμα «Eagle», έπειτα το σχέδιο απεστάλη στο εργοστάσιο και με την βοήθεια παροχής εργαλείων και μηχανήματων της εταιρείας «Modihive» έγινε η συναρμολόγηση της πλακέτας. Στο τελικό στάδιο του έργου ελέγχεται η βραχυκύκλωση και οι επιθυμητές τάσεις. Η διπλωματική αυτή αναλαμβάνει τη δημιουργία μιας πλακέτας NFC για κινητά τηλέφωνα με χρήση του τσιπ PN7160, εξασφαλίζοντας ότι η πλακέτα είναι λειτουργική και χωρίς βραχυκυκλώματα.

Στο Κεφάλαιο 1, γίνεται η εισαγωγή στο NFC, αναφέροντας ενδεικτικά εφαρμογές και αναλύεται μια ολοκληρωμένη πλακέτα της εταιρίας «NXP». Στο Κεφάλαιο 2, αναγράφονται οι σχεδιαστικές προδιαγραφές και τα βήματα ανάπτυξης της πλακέτας. Στο Κεφάλαιο 3, παρουσιάζονται οι διεπαφές I2C/SPI, η ανάλυση της κεραίας όπως και η διαχείριση ενέργειας. Γίνεται επιπλέον αναφορά στους ακροδέκτες Host GPIOs. Στο Κεφάλαιο 4, περιγράφεται ο τρόπος που κατεβάζουμε μια βιβλιοθήκη ενός εξαρτήματος και το πώς εισάγουμε το 3D αρχείο στο «Eagle». Επιπρόσθετα, απεικονίζεται η σχεδίαση του κυκλώματος στο «Eagle .sch», «Eagle .brd» & «Autodesk Fusion 360». Στο Κεφάλαιο 5 γίνεται η παραγγελία και η συναρμολόγηση της πλακέτας. Στο Κεφάλαιο 6, γίνεται αναφορά στον πειραματικό έλεγχο της πλακέτας. Το Κεφάλαιο 7 ρίχνει μια ματιά στο μέλλον, αναδεύοντας προτάσεις και βελτιώσεις. Τέλος, στο Παράρτημα βρίσκεται η λίστα υλικών.

Ευχαριστίες

Ευχαριστώ τον καθηγητή μου κ. Κιζήρογλου, την οικογένεια μου, τους φίλους μου καθώς και την εταιρία Modihive που μου παρείχε τον εργαστηριακό εξοπλισμό.

Περιεχόμενα

Abstract.....	2
Περίληψη.....	3
Ευχαριστίες.....	4
Περιεχόμενα.....	5
Πίνακας σχημάτων.....	7
Πίνακας πινάκων.....	10
Επεξήγηση ακρωνύμων.....	11
1 Εισαγωγή.....	13
1.1 Εφαρμογές.....	13
1.2 Evaluation Board.....	14
2 Σχεδιαστικές προδιαγραφές.....	24
2.1 Προδιαγραφές και στόχοι που έχουν τεθεί.....	24
2.2 Βήματα ανάπτυξης του συστήματος.....	24
3 Περιγραφή υλικού.....	25
3.1 I2C (Inter-Integrated Circuit).....	25
3.1.1 Υπολογισμός αντίστασης πρόσδεσης σε υψηλή στάθμη.....	25
3.1.2 I2C διεύθυνση στόχου.....	26
3.2 SPI Slave Mode.....	26
3.3 Κύκλωμα Κεραίας.....	27
3.3.1 Κεραία.....	27
3.3.2 Προσαρμογή εμπέδησης.....	28
3.3.3 Φίλτρο ηλεκτρομαγνητικής συμβατότητας (EMC FILTER).....	28
3.3.4 Κατασκευαστικά χαρακτηριστικά κεραίας.....	29
3.3.5 Θωράκιση και επιπτώσεις στο περιβάλλον.....	33
3.4 Διαχείριση Ισχύος.....	33
3.5 Host GPIOs.....	36
4 Περιγραφή λογισμικού.....	39
4.1 Σχεδιασμός κυκλώματος στο «Eagle .sch (schematic)».....	39
4.1.1 Δημιουργία βιβλιοθήκης στο «Eagle».....	39
4.1.2 Σχεδίαση κυκλώματος.....	44
4.2 Σχεδιασμός κυκλώματος στο «Eagle .brd (board)».....	55
4.3 3D απεικόνιση στο «Autodesk Fusion 360».....	60
5 Ολοκλήρωση πλακέτας.....	62
5.1 Παραγγελία στο εργοστάσιο.....	62
5.2 Συναρμολόγηση πλακέτας.....	66

5.2.1	Υλικά.....	67
5.2.2	Βήματα συναρμολόγησης.....	68
6	Πειράματα ελέγχου λειτουργίας.....	72
6.1	Έλεγχος βραχυκύκλωσης.....	72
6.2	Έλεγχος τάσεων.....	72
7	Ματιά στο μέλλον: προτάσεις βελτίωσης.....	73
7.1	Εξελίξεις στις εμπλεκόμενες τεχνολογίες.....	73
7.2	Προτεινόμενες βελτιώσεις.....	74
	Παράρτημα: Λίστα υλικών κατασκευής και αριθμών παραγγελίας τους.....	75
	Βιβλιογραφία.....	78

Πίνακας σχημάτων

Σχήμα 1.1: OM27160A1HN I2C . Πηγή: https://www.nxp.com/docs/en/user-manual/UM11496.pdf [6].	14
Σχήμα 1.2: PN7160 κύκλωμα. Πηγή: https://www.nxp.com/docs/en/user-manual/UM11496.pdf [6]	21
Σχήμα 1.3: Κύκλωμα κεραίας. Πηγή: https://www.nxp.com/docs/en/user-manual/UM11496.pdf [6].	22
Σχήμα 1.4: I2C κύκλωμα. Πηγή: https://www.nxp.com/docs/en/user-manual/UM11496.pdf [6].	23
Σχήμα 1.5: Πηγή: https://www.nxp.com/docs/en/user-manual/UM11496.pdf [6].	23
Σχήμα 3.1: Μοντέλο κεραίας. Πηγή: https://www.nxp.com/docs/en/application-note/AN13219.pdf [7].	28
Σχήμα 3.2: Μοντέλο κεραίας.	31
Σχήμα 3.3: Σύνδεση κεραίας. Πηγή: https://www.nxp.com/docs/en/application-note/AN13219.pdf [7].	31
Σχήμα 3.4: Κύκλωμα κεραίας στο χαρτί.	32
Σχήμα 3.5: CFG1 σύνδεση. Πηγή: https://www.nxp.com/docs/en/application-note/AN12988.pdf [15].	35
Σχήμα 3.6: CFG2 σύνδεση. Πηγή: https://www.nxp.com/docs/en/application-note/AN12988.pdf [15].	35
Σχήμα 3.7: VDD (UP) και VBAT τροφοδοτούνται από εξωτερική τάση. Πηγή: https://www.nxp.com/docs/en/application-note/AN12988.pdf [15].	36
Σχήμα 3.8 :Διαγραμμα διαχείρισης ισχυος του PN7160. Πηγή: https://www.nxp.com/docs/en/data-sheet/PN7160_PN7161.pdf [1].	36
Σχήμα 3.9: RESET VEN. Πηγή: https://www.nxp.com/docs/en/application-note/AN12988.pdf [15].	37
Σχήμα 3.10: Λειτουργία λήψης FW. Πηγή: https://www.nxp.com/docs/en/application-note/AN12988.pdf [15].	38
Σχήμα 3.11: Σύνδεση GPIOs. Πηγή: https://www.nxp.com/docs/en/application-note/AN12988.pdf [15].	38
Σχήμα 4.1: Λήψη cad μοντέλου για την σχεδίαση. Πηγή: https://componentsearchengine.com/ [2].	39

Σχήμα 4.2: Επεξεργασία εξαρτήματος στη βιβλιοθήκη του προγράμματος Eagle.	40
Σχήμα 4.3: Βιβλιοθήκη Eagle και επιλογή δημιουργίας διαχείρισης βιβλιοθήκης.	40
Σχήμα 4.4: Δημιουργείτε το 3D μοντέλο και αποθηκεύεται μαζί με το σύμβολο και το footprint, στην online βιβλιοθήκη	41
Σχήμα 4.5: Επιβεβαίωση δημιουργίας online βιβλιοθήκης.....	41
Σχήμα 4.6: Ανέβασμα 3D εξαρτήματος.....	42
Σχήμα 4.7: Δημιουργία και αποθήκευση ολοκληρωμένου 3D μοντέλου.....	43
Σχήμα 4.8: Προειδοποιητικό παράθυρο επιβεβαίωσης αποθήκευσης βιβλιοθήκης εξαρτήματος.....	43
Σχήμα 4.9: Αποθήκευση ολόκληρης της βιβλιοθήκης με την φόρτωση του 3D εξαρτήματος.....	43
Σχήμα 4.10: Κύκλωμα κεραίας στο χαρτί.	49
Σχήμα 4.11: Πυκνωτές προστασίας από θόρυβο στη γραμμή.	50
Σχήμα 4.12 : Σύνδεση κονέκτορ.	52
Σχήμα 4.13: Σύνδεση διακόπτη.	53
Σχήμα 4.14: Σύνδεση led.	53
Σχήμα 4.15: Σύνδεση κεραίας.....	54
Σχήμα 4.16: Παράδειγμα σύνδεσης κρυστάλλου. Πηγή: https://www.nxp.com/docs/en/application-note/AN12988.pdf [15].....	55
Σχήμα 4.17: Βελτιστοποίηση ηλεκτρομαγνητικών παρεμβολών. Πηγή: https://www.nxp.com/docs/en/application-note/AN12988.pdf [15].....	56
Σχήμα 4.18: Board στο Eagle με Ratsnet.....	57
Σχήμα 4.19: Board στο Eagle Top view χωρίς Ratsnet.	58
Σχήμα 4.20: Board στο Eagle Bottom view χωρίς Ratsnet.	59
Σχήμα 4.21: 3D ΠΑΝΩ ΟΨΗ.....	60
Σχήμα 4.22: 3D ΠΙΣΩ ΟΨΗ.....	61
Σχήμα 4.23: 3D ΜΠΡΟΣΤΙΝΟ ΟΨΗ.....	61
Σχήμα 5.1: Η ιστοσελίδα της εταιρίας JCL. Πηγή: https://jlcpcb.com/parts [1].....	63
Σχήμα 5.2: .brd εισαγωγή του Gerber file μέσω του cam processor, επιλέγοντας open CAM file.	63
Σχήμα 5.3: Ακολουθώντας τα βήματα Edit, έπειτα Design rules αναπτύσσεται το παράθυρο αυτό όπου με Load εισάγεται το αρχείο και οι κανόνες έχουν προσθέσει και πιθανά σφάλματα εμφανίζονται.....	64

Σχήμα 5.4: Επιλογή για 2 layer και σωστή version eagle.....	64
Σχήμα 5.10: Έλεγχος για το πέρασμα της πάστας.....	69
Σχήμα 5.11: Έλεγχος στην τοποθέτηση των εξαρτημάτων.....	70
Σχήμα 5.12: Έλεγχος κολλήσεων μετά το ψήσιμο στον φούρνο.....	70
Σχήμα 5.13: Διόρθωση κολλήσεων και επανέλεγχος.....	71

Πίνακας πινάκων

Πίνακας 1.1: Σύνδεση ακροδεκτών τσιπάκι PN7160 του Evaluation Board.	18
Πίνακας 1.2: I2C διαμόρφωση διεύθυνσης. Πηγή: https://www.nxp.com/docs/en/application-note/AN12988.pdf [15].....	19
Πίνακας 1.3: Κονέκτορας J1 power. Πηγή: https://www.nxp.com/docs/en/application-note/AN12988.pdf [15].....	20
Πίνακας 1.4: Κονέκτορας J2 I2C interface. Πηγή: https://www.nxp.com/docs/en/application-note/AN12988.pdf [15].....	20
Πίνακας 1.5: Κονέκτορας J3 Host GPIOs. Πηγή: https://www.nxp.com/docs/en/application-note/AN12988.pdf [15].....	20
Πίνακας 1.6: Κονέκτορας J4 SPI interface. Πηγή: https://www.nxp.com/docs/en/application-note/AN12988.pdf [15].....	20
Πίνακας 3.1: I2C slave address. Πηγή: https://www.nxp.com/docs/en/data-sheet/PN7160_PN7161.pdf [1].	26
Πίνακας 3.2: Συνιστώμενα φυσικά χαρακτηριστικά κεραίας πηνίο. Πηγή: https://www.nxp.com/docs/en/application-note/AN13219.pdf [7].....	29
Πίνακας 3.3: Προτεινόμενα μεγέθη κατασκευαστή. Πηγή: https://www.nxp.com/docs/en/application-note/AN13219.pdf [7].....	29
Πίνακας 3.4: Χαρακτηριστικά κεραίας.	30
Πίνακας 3.5: Όρια τάσης τροφοδοσίας. Πηγή: https://www.nxp.com/docs/en/application-note/AN12988.pdf [15].....	34
Πίνακας 4.1 : Σύνδεση ακροδεκτών τσιπάκι PN7160.	46
Πίνακας 4.2: Απαιτήσεις κρυστάλλου. Πηγή: https://www.nxp.com/docs/en/data-sheet/PN7160_PN7161.pdf [1].	47
Πίνακας 6.1: Στον πίνακα διαπιστώνεται πως δεν υπάρχει βραχυκύκλωμα ανάμεσα στις Γραμμές Τάσης και γείωσης, είσοδο- έξοδος κρυστάλλου και στα σήματα κεραίας. Τα αποτελέσματα οδηγούν στο συμπέρασμα πως έχει γίνει σωστά η διαδικασία τοποθέτησης εξαρτημάτων.	72
Πίνακας 6.2: Στον πίνακα αναγράφονται οι τιμές των τάσεων οι οποίες συμφωνούν με τις επιθυμητές. Οι τιμές μετρήθηκαν με πολύμετρο και καταγράφηκαν με επιτυχία.	72
Πίνακας 0.1: Λίστα υλικών.....	77

Επεξήγηση ακρωνύμων

BOM	Bill of material
CLK	Clock
COG	Component Obsolescence Group
CFG	Configuration
DWL_REQ	Download request pin
EMC	Electromagnetic Compatibility
GND	Ground
GPIO	General Purpose Input Output
HW	Hardware
IC	Integrated Circuit
IO	Input / Output
IRQ	Interrupt Request
I ² C	Inter-Integrated Circuit
KΩ	Kilo ohm
LDO	Low Drop Out
mA	milliampere
MHz	Megahertz
mW	milliwatt
ns	nanosecond
MOSI	Controller Out Target In (for SPI-bus interface)
MISO	Controller in Target Out (for SPI-bus interface)
NSS	Not Target Select (for SPI-bus interface)
N.C.	No Connected
NFC	Near Field Communication
NFCC	Near Field Communication Controller
NXP	Next eXPerience
pF	pico Farad
PCB	Printed-Circuit Board
PMU	Power Management Unit
Q / Q-factor	Quality Factor
RF	Radio Frequency

RFID	Radio Frequency Identification
RST	Reset
RTOS	Real-Time Operating System
PWM	Pulse-width modulation
SPI	Serial Peripheral Interface
SDA	Serial Data
SCL	Serial Clock
SCK	Serial Clock (for SPI interface)
TXLDO	Transmitter LDO
USB	Universal Serial Bus
V	Voltage
VEN	V ENable pin (PN7160 Hard reset control)
WKUP_REQ	Wake-up request pin
XTAL	Crystal
Ω	ohm

1 Εισαγωγή

Ο Charles Walton είναι ο εφευρέτης του Near Field Communication (NFC) και πήρε το πρώτο καταγεγραμμένο δίπλωμα ευρεσιτεχνίας για ένα αντικείμενο που χρησιμοποιεί την τεχνολογία Radio Frequency Identification RFID το 1983. Στην πραγματικότητα, η Sony και η Next eXPerience (NXP) Semiconductors ανακάλυψαν τη νέα τεχνολογία NFC το 2002.

Η NFC τεχνολογία είναι μια μικρής εμβέλειας ασύρματη τεχνολογία, η οποία λειτουργεί στη συχνότητα των 13,56 MHz, με εύρος έως 2cm και μεταφέρει δεδομένα με ρυθμό από 46 kbits/s έως 1,7 Mbp/s. Ακολουθούν οι λειτουργίες της τεχνολογίας [17]:

- 1 Λειτουργία ανάγνωσης / εγγραφής (Read/Write) όπου η μια συσκευή είναι ενεργή και η άλλη παθητική και επιτρέπει τις εφαρμογές να μεταδώσουν και να λάβουν δεδομένα.
- 2 Λειτουργία εξομοίωσης κάρτας (Card emulation) όπου επιτρέπει τις NFC συσκευές να συμπεριφέρονται σαν έξυπνη κάρτα.
- 3 Λειτουργία Peer to Peer όπου ορίζεται για επικοινωνία από συσκευή σε συσκευή σε επίπεδο σύνδεσης.
- 4 Λειτουργία ασύρματης φόρτισης, χρησιμοποιείται για αποκλειστική μεταφορά ισχύος έως και 1 W μέσω της σύνδεσης NFC.

Ακολουθούν εφαρμογές της τεχνολογίας αυτής καθώς και η περιγραφή μιας ολοκληρωμένης πλακέτας από την εταιρεία NXP.

1.1 Εφαρμογές

Οι εφαρμογές της τεχνολογίας NFC είναι απεριόριστες. Μερικές από αυτές είναι:

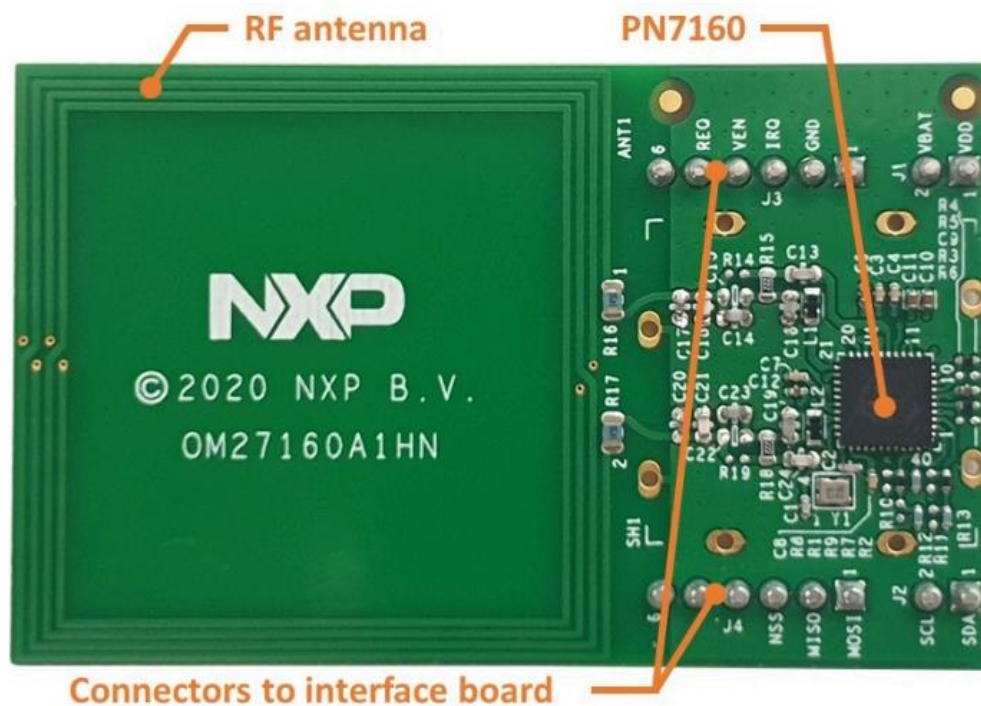
1. Πληρωμή με το κινητό τηλέφωνο.
2. Ηλεκτρονικό εισιτήριο για τα μέσα μαζικής μεταφοράς.
3. Μεταφορά δεδομένων, φωτογραφιών με φυσική επαφή των συσκευών.
4. Εφαρμογές στο έξυπνο σπίτι, σε φωτισμούς, θερμοκρασίες air-condition μέσω του NFC του smartphone.

5. Εφαρμογές στην υγεία. Με ένα NFC pad συνδεδεμένο πάνω σου μπορείς να έχεις 24ωρη παρακολούθηση καρδιακών παλμών, οξυγόνου κτλ. [19].

1.2 Evaluation Board

Με τσιπάκι PN7160 έχει δημιουργηθεί πλακέτα της εταιρείας «Next eXPerience» (NXP), η οποία επιτρέπει την ανάπτυξη μιας λύσης NFC σε περιβάλλον Linux ή Android ή ακόμα και σε σύστημα που βασίζεται σε Real-Time Operating System (RTOS) ή χωρίς λειτουργικό σύστημα. Στην πλακέτα OM27160A1HN χρησιμοποιεί το Inter-Integrated Circuit (I²C). Δίνει την επιλογή στον χρήστη να ορίσει αυτός την διεύθυνση I²C, βάζοντας τις κατάλληλες αντιστάσεις που προτείνει. Η κεραία του έχει κατασκευαστεί σύμφωνα με τις οδηγίες του κατασκευαστή. [4]

Στο Σχήμα 1.1 απεικονίζεται η πλακέτα της NXP ολοκληρωμένη και συναρμολογημένη.



Σχήμα 1.1: OM27160A1HN I²C. Πηγή: <https://www.nxp.com/docs/en/user-manual/UM11496.pdf> [6].

Ακολουθεί πίνακας με τις συνδέσεις από τους ακροδέκτες του τσιπ HVQFN40 PN7160.

PIN_QFN	SYMBOL	REFER	DESCRIPTION	TYPE	CONNECT TO
1	I2C_ADR0/ SPI_NSS	VDD(PAD)	Host interface pin 1	I/O	I2C_ADR0, PULL DOWN OR UP RESISTOR 100KΩ
2	DWL_REQ	VDD(PAD)	Firmware download control pin	I	PULL DOWN RESISTOR 10KΩ
3	I2C_ADR1/ SPI_MOSI	VDD(PAD)	Host interface pin 2	I/O	I2C_ADR1, PULL DOWN OR UP RESISTOR 100KΩ
4	VSS(PAD)		Pad ground. Must be connected to ground.	G	GROUND
5	I2C_SDA/ SPI_MISO	VDD(PAD)	Host interface pin 3	I/O	I2C_SDA
6	VDD(PAD)		Pad supply voltage	P	PULL DOWN CAPACITOR 1uF
7	I2C_SCL/SPI_ SCK	VDD(PAD)	Host interface pin 4	I/O	I2C_SCL
8	IRQ	VDD(PAD)	Interrupt request output	O	IRQ
9	VSS(A)		Analog ground supply voltage	G	GROUND
10	VEN	VBAT	Reset pin. Set the device in Hard Power Down.	I	VEN
11	I.C.	-	To be left open		N.C.

PIN_QFN	SYMBOL	REFER	DESCRIPTION	TYPE	CONNECT TO
12	VBAT2		Battery supply voltage. Must be connected to VBAT.	P	VBAT, TWO PULL DOWN PARALLEL CAPACITORS 0.1uF & 4.7uF
13	VDD(UP)		TXLDO input supply voltage	P	PULL DOWN CAPACITOR 4.7uF
14	VDD(TX)		Transmitter supply voltage	P	VDDTX
15	RXN	VDD(A)	Negative receiver input	I	RXN
16	RXP	VDD(A)	Positive receiver input	I	RXP
17	VDD(VMID)		Receiver reference input supply voltage	P	PULL DOWN CAPACITORS 0.1uF
18	TVDD_IN		Must be connected to VDD(TX) and TVDD_IN2.	P	VDDTX
19	TX2	VDD(TX)	Antenna driver output	O	TX2
20	VSS(TX)		Contactless transmitter ground. Must be connected to ground.	G	GROUND
21	TX1	VDD(TX)	Antenna driver output	O	TX1
22	TVDD_IN2		Must be connected to VDD(TX) and TVDD_IN.	P	VDDTX, TWO PULL DOWN PARALLEL CAPACITORS 2.2uF

PIN_QFN	SYMBOL	REFER	DESCRIPTION	TYPE	CONNECT TO
23	ANT1		Antenna connection for wake-up	P	N.C.
24	ANT2		Antenna connection for wake-up	P	N.C.
25	VDD(HF)		Monitor rectifier output voltage	P	N.C.
26	VDD(A)		Analog supply voltage. Connect to VDD(D).	P	VDD
27	VDD		Must be connected to AVDD and DVDD.		VDD
28	VBAT		Battery supply voltage. Must be connected to VBAT2.	P	V(BAT) 3.3V
29	XTAL2	VDD(D)	Oscillator output	O	CRYSTAL OUTPUT, PULL DOWN CAP.10pF
30	NFC_CLK_XTAL1	VDD(D)	PLL input	I	CRYSTAL INPUT, PULL DOWN CAP.10pF
31	VDD(D)		Digital supply voltage for decoupling. Must be connected to VDD and VDD(A).	P	VDD, TWO PULL DOWN PARALLEL CAPACITORS 2.2uF

PIN_QFN	SYMBOL	REFER	DESCRIPTION	TYPE	CONNECT TO
32	N.C.	N.C.	NOT CONNECTED	N.C.	N.C.
33	N.C.	N.C.	NOT CONNECTED	N.C.	N.C.
34	N.C.	N.C.	NOT CONNECTED	N.C.	N.C.
35	N.C.	N.C.	NOT CONNECTED	N.C.	N.C.
36	N.C.	N.C.	NOT CONNECTED	N.C.	N.C.
37	DCDC_EN	VDD(PAD)	External DC-DC enable request on VDD(PAD)	O	N.C.
38	I.C.	-	To be left open		N.C.
39	WKUP_REQ	VDD(PAD)	Wake-up request when in standby	I	N.C.
40	CLK_REQ	VDD(PAD)	Clock request pin	O	N.C.

Πίνακας 1.1: Σύνδεση ακροδεκτών τσιπάκι PN7160 του Evaluation Board.

Αναλυτικότερα, στο Σχήμα 1.1 φαίνεται το κύκλωμα του κρύσταλλου για την σταθεροποίηση της συχνότητας του ρολογιού. Συνδέουμε την είσοδο του κρυστάλλου στον ακροδέκτη 30 και την έξοδο στο 29. Είναι σημαντικό να συνδέσουμε πυκνωτή και στην είσοδο αλλά και στην έξοδο που καταλήγουν στην γείωση. Οι πυκνωτές βοηθούν στη σταθεροποίηση της συχνότητας ταλάντωσης. Τοποθετούνται παράλληλα με τον κρύσταλλο για να βοηθήσουν στην παροχή της απαραίτητης χωρητικότητας φορτίου ώστε ο κρύσταλλος να ταλαντώνεται στην επιθυμητή συχνότητά του. Επιπλέον, οι πυκνωτές μπορούν να βοηθήσουν στο φιλτράρισμα τυχόν ανεπιθύμητου

θορύβου ή σημάτων που μπορεί να υπάρχουν στο κύκλωμα. Η τιμή των πυκνωτών καθορίζεται από τον κατασκευαστή.

Επιπρόσθετα, στους ακροδέκτες τροφοδοσίας συνδέουμε πυκνωτές στη γείωση σύμφωνα με τον κατασκευαστή καθώς προστατεύουμε τη γραμμή από ενδεχόμενο θόρυβο καθώς και την μετάδοση του θορύβου σε γύρω γραμμές και κυκλώματα. Και σε αυτήν την περίπτωση, η τιμή των πυκνωτών καθορίζεται από τον κατασκευαστή. (Σχήμα 1.1)

Στο Σχήμα 1.2 απεικονίζεται το κύκλωμα τις κεραίας το οποίο προτείνεται από τον κατασκευαστή.

Στο Σχήμα 1.3 βλέπουμε τη σύνδεση I²C. Η πλακέτα OM27160A1HN διαθέτει προεπιλεγμένη εξαρτημένη διεύθυνση I²C PN7160 0x28 (7 bit).

Ωστόσο, εξακολουθεί να είναι δυνατή η αλλαγή του (μεταξύ 0x28 και 0x2B) με τη ρύθμιση των R10, R11, R12 και R13 αντιστάσεων [6]. Πίνακας 1.2.

Στο Σχήμα 1.4 παρουσιάζονται οι συνδετήρες που συνδέονται οι γραμμές τροφοδοσίας, ακροδέκτες ελέγχου, ακροδέκτες I²C & Serial Peripheral Interface (SPI). Με αυτές τις διεπαφές μπορούμε να συνδέσουμε οποιαδήποτε συσκευή στην πλακέτα αυτή. [6]. Αναλυτικότερα, οι συνδέσεις των ακροδεκτών των συνδετήρων αναφέρονται στον πίνακα 1.3, 1.4, 1.5, 1.6.

I ² C address	R10	R11	R12	R13
0x28	Open	Open	Short	Short
0x29	Short	Open	Open	Short
0x2A	Open	Short	Short	Open
0x2B	Short	Short	Open	Open

Πίνακας 1.2: I²C διαμόρφωση διεύθυνσης. Πηγή: <https://www.nxp.com/docs/en/application-note/AN12988.pdf> [15].

J1	PN7160 signal
#1	VDD(PAD): 1.8 V or 3.3 V host interface voltage reference
#2	VDD(UP/VBAT: 2.8 V to 5.5 V supply voltage

Πίνακας 1.3: Κονέκτορας J1 power. Πηγή:
<https://www.nxp.com/docs/en/application-note/AN12988.pdf> [15].

J2	PN7160 signal
#1	I2C_SDA: I2C-bus serial data
#2	I2C_SCL: I2C-bus serial clock input

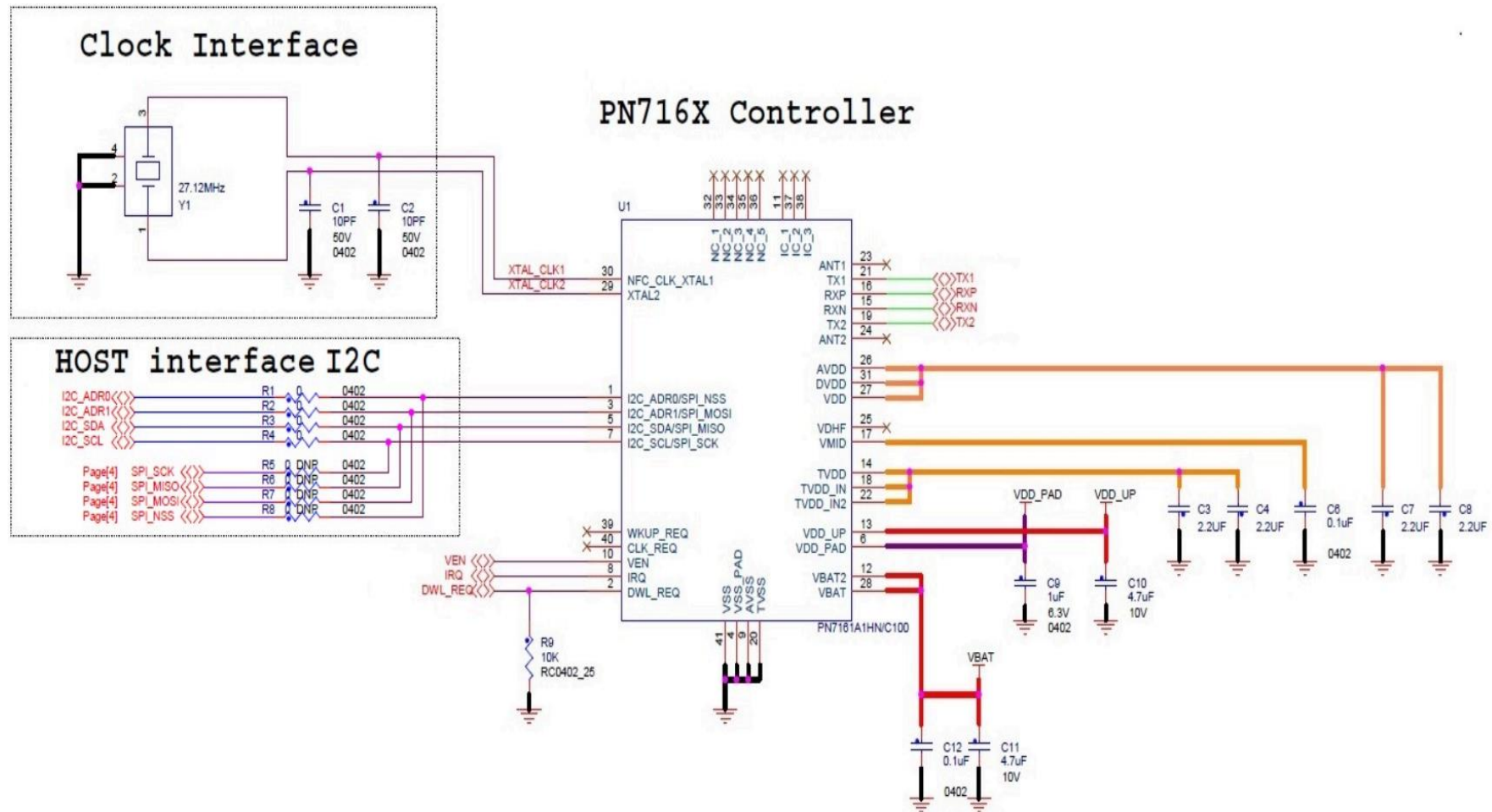
Πίνακας 1.4: Κονέκτορας J2 I2C interface. Πηγή:
<https://www.nxp.com/docs/en/application-note/AN12988.pdf> [15].

J3	PN7160 signal
#1	Not connected
#2	GND: ground
#3	IRQ: interrupt request output
#4	VEN: reset pin
#5	DWL_REQ: download request pin
#6	Not connected

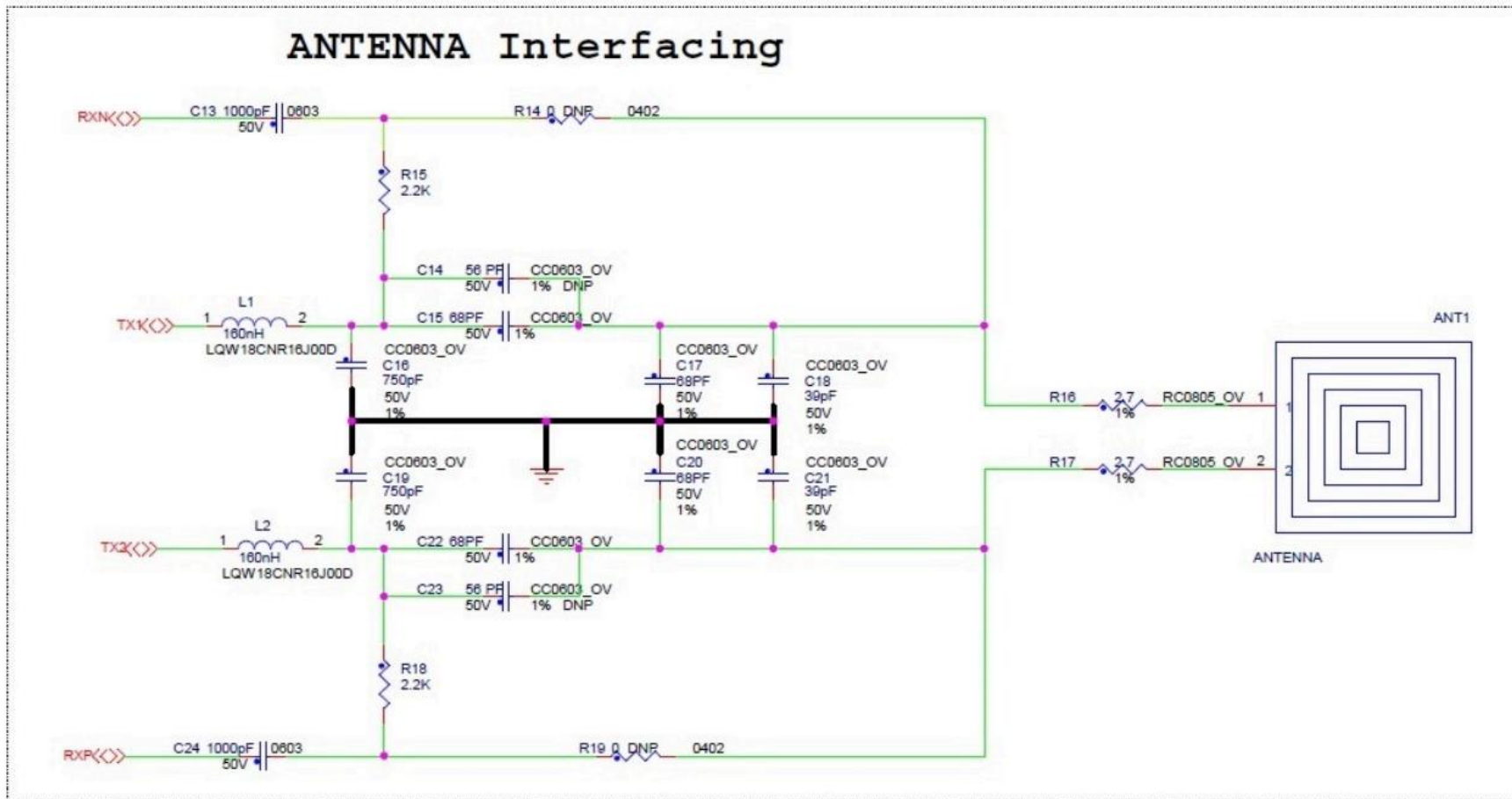
Πίνακας 1.5: Κονέκτορας J3 Host GPIOs. Πηγή:
<https://www.nxp.com/docs/en/application-note/AN12988.pdf> [15].

J4	PN7160 signal ^[1]
#1	SPI_COTI: SPI-bus Controller Output, Target Input data
#2	SPI_CITO: SPI-bus Controller Input, Target Output data
#3	SPI_NSS: SPI-bus Target Select
#4	SPI_SCK: SPI-bus Serial Clock
#5	Not connected
#6	Not connected

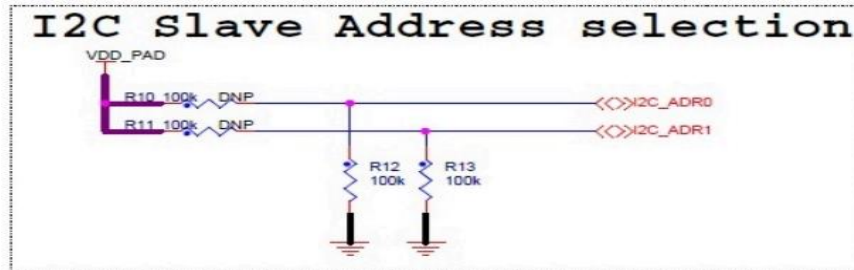
Πίνακας 1.6: Κονέκτορας J4 SPI interface. Πηγή:
<https://www.nxp.com/docs/en/application-note/AN12988.pdf> [15].



Σχήμα 1.2: PN7160 κύκλωμα. Πηγή: <https://www.nxp.com/docs/en/user-manual/UM11496.pdf> [6]



Σχήμα 1.3: Κύκλωμα κεραίας. Πηγή: <https://www.nxp.com/docs/en/user-manual/UM11496.pdf> [6].



Σχήμα 1.4: I2C κύκλωμα. Πηγή: <https://www.nxp.com/docs/en/user-manual/UM11496.pdf> [6].

Arduino and Raspberry Pi boards interfacing connectors



Σχήμα 1.5: Πηγή: <https://www.nxp.com/docs/en/user-manual/UM11496.pdf> [6].

Βλέποντας λοιπόν το κύκλωμα της πλακέτας, τίθενται οι στόχοι και οι προδιαγραφές για την σχεδίαση της πλακέτας που αναπτύχθηκε σε αυτήν την διπλωματική εργασία.

2 Σχεδιαστικές προδιαγραφές

Στο Κεφάλαιο 2 γίνεται αναφορά στους στόχους και στις προδιαγραφές, καθώς και στα βήματα ανάπτυξης που θα ακολουθήσουμε για να δημιουργήσουμε μια πλακέτα από την αρχή.

2.1 Προδιαγραφές και στόχοι που έχουν τεθεί

Ο στόχος είναι η τελική υλοποίηση ενός συστήματος ενεργοποίησης μικροσυστημάτων με ανταλλαγή πληροφοριών και ενέργειας μέσω NFC, χρησιμοποιώντας κινητά τηλέφωνα.

2.2 Βήματα ανάπτυξης του συστήματος

- Βήμα πρώτο: Ανάγνωση του datasheet PN7160. Καταγραφή βασικών στοιχείων τάσης και ρεύματος.
- Βήμα δεύτερο: Πρόχειρη δημιουργία σχεδίου. Εμπέδωση των διεπαφών και σχεδίαση της κεραίας. Σχεδίαση βάση σχεδιαστικών προδιαγραφών κατασκευαστή.
- Βήμα τρίτο: Σχεδίαση στο πρόγραμμα σχεδίασης «Eagle» και εξαγωγή στο «Fusion».
- Βήμα τέταρτο: Εξαγωγή αρχείων σχεδίασης στο εργοστάσιο για την παραγωγή πλακετών .
- Βήμα πέμπτο: Συναρμολόγηση πλακέτας.
- Βήμα έκτο: Έλεγχος συνδέσεων συναρμολογημένης πλακέτας.

Τα βήματα ένα και δυο παρουσιάζονται αναλυτικότερα στο Κεφάλαιο 3. Το βήμα τρίτο περιγράφεται στο Κεφάλαιο 4, το τέταρτο και πέμπτο βήμα στο Κεφάλαιο 5 και το έκτο βήμα στο Κεφάλαιο 6 .

3 Περιγραφή υλικού

Στο Κεφάλαιο αυτό, μέσα από τη μελέτη των φύλλων δεδομένων, παρουσιάζονται οι διεπαφές I²C, SPI με μια σύντομη περιγραφή της λειτουργίας τους. Επιπρόσθετα, περιγράφεται η σύνδεση της κεραίας και τα κατασκευαστικά χαρακτηριστικά της, όπως επίσης και η θωράκιση της πλακέτας από το περιβάλλον. Στο τέλος γίνεται αναφορά στη διαχείριση ενέργειας και στις ακίδες ελέγχου του ελεγκτή.

3.1 I²C (Inter-Integrated Circuit)

Το πρωτόκολλο I²C είναι ένα πρωτόκολλο επικοινωνίας δύο καλωδίων διπλής κατεύθυνσης που χρησιμοποιεί μια γραμμή σειριακού ρολογιού Serial Clock (SCL) και σειριακών δεδομένων Serial Data (SDA). [14]. Οι αντιστάσεις πρόσδεσης σε υψηλή στάθμη (pull-up) συνδέονται συνήθως με τις γραμμές SCL και SDA για να διασφαλιστεί ότι παραμένουν σε υψηλό λογικό επίπεδο όταν καμία συσκευή δεν τις οδηγεί ενεργά. Αυτό επιτρέπει στις συσκευές του διαύλου να ανιχνεύουν πότε μια άλλη συσκευή επιχειρεί να επικοινωνήσει και να ερμηνεύουν σωστά τα δεδομένα που μεταδίδονται. Αυτό που ακολουθεί έπειτα είναι η επιλογή σωστών αντιστάσεων και η εύρεση διεύθυνσης στόχου.

3.1.1 Υπολογισμός αντίστασης πρόσδεσης σε υψηλή στάθμη

Σύμφωνα με το αρχείο UM10204 I2C-bus specification and user manual, [14], οι τιμές των αντιστάσεων Pull-up του κυκλώματος υπολογίζονται ως εξής:

1. $R_p(\min) = (V_{cc} - V_{ol}(\max))/I_{ol}$.
2. $R_p(\max) = tr/(0.8473 \times C_b)$.

V_{ol}= Τάση εξόδου χαμηλού επιπέδου.

I_{ol}= Ρεύμα εξόδου χαμηλής στάθμης.

tr= Χρόνος ανόδου των σημάτων SDA και SCL.

C_b= Χωρητικό φορτίο για κάθε διάυλο.

V_{cc}=3.3V, **V_{ol}**=0.4V, **I_{ol}**=3mA, **tr**=300 ns, **C_b**=150 pF ⇒

1. $Rp(min) = (3.3 - 0.4)/(3 \times 10^{-3}) = 966\Omega$.
2. $Rp(max) = (300 \times 10^{-9})/(0.8473 \times 150 \times 10^{-12}) = 2.3K\Omega$.

$966\Omega < Rp < 2.3 K\Omega$.

Συνεπώς $Rp \cong 2.2K\Omega$.

3.1.2 I²C διεύθυνση στόχου

Η διεύθυνση καθορίζεται από τα I2C_ADR0 και I2C_ADR1 pins:

$b'0\ 1\ 0\ 1\ 0\ I^2C_ADR1\ I^2C_ADR0'$ όπου [1]:

I2C_ADDR1 Pin	I2C_ADDR0 Pin	Address Value	I2C-bus address (R/W = 0, write)	I2C-bus address (R/W = 1, read)
0	0	0x28	0x50	0x51
0	1	0x29	0x52	0x53
1	0	0x2A	0x54	0x55
1	1	0x2B	0x56	0x57

Πίνακας 3.1: I²C slave address. Πηγή: https://www.nxp.com/docs/en/data-sheet/PN7160_PN7161.pdf [1].

Στην πλακέτα η διεύθυνση είναι 0x28. Συνεπώς οι ακροδέκτες I²C_ADR1 και I²C_ADR0 είναι συνδεδεμένοι στη γείωση.

3.2 SPI Slave Mode

Όταν ένας ελεγκτής μεταδίδει δεδομένα στο PN7160 (στόχος) μέσω της γραμμής Controller Out Target In (MOSI), το PN7160 αποκρίνεται με αποστολή δεδομένων στον ελεγκτή μέσω της γραμμής Controller in Target Out (MISO). Αυτό συνεπάγεται full-duplex μετάδοση με δεδομένα εξόδου και δεδομένα εισόδου συγχρονισμένα με το ίδιο σήμα ρολογιού.[16].

Το PN7160 ξεκινά τη δειγματοληψία όταν λαμβάνει ένα λογικό χαμηλό στον ακροδέκτη Not Target Select (NSS) και το ρολόι στον ακροδέκτη εισόδου Serial Clock

(SCK). Έτσι, το PN7160 είναι συγχρονίζεται με τον ελεγκτή. Τα δεδομένα από τον ελεγκτή λαμβάνονται σειριακά στη γραμμή στόχου MOSI και φορτώνονται στον καταχωρητή μετατόπισης 8 bit. Μετά τη φόρτωση του καταχωρητή μετατόπισης 8 bit, τα δεδομένα του μεταφέρονται στην προσωρινή μνήμη ανάγνωσης. Κατά τη διάρκεια ενός κύκλου εγγραφής, τα δεδομένα εγγράφονται στον καταχωρητή και, στη συνέχεια, το PN7160 περιμένει να ολοκληρωθεί ο κύκλος εγγραφής δεδομένων ώστε να εγγράψει τα τελικά δεδομένα στη γραμμή στόχων MISO.[1].

3.3 Κύκλωμα Κεραίας

Το σύστημα της κεραίας χωρίζεται σε τρία μέρη: στο φίλτρο ηλεκτρομαγνητικής συμβατότητας Electromagnetic Compatibility (EMC), στο σύστημα προσαρμογής εμπέδησης και στην κεραία.

Στο Σχήμα 3.1 απεικονίζονται τα μέρη αυτά και στα ακόλουθα κεφάλαια αναλύονται [7].

3.3.1 Κεραία

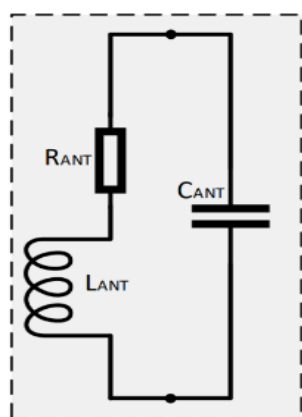
Μια συνηθισμένη κεραία NFC αναπαρίσταται ως επαγωγέας με τις ακόλουθες παραμέτρους [7]:

- Επαγωγή – LANT, το πλάτος ή το πάχος της γραμμής και ορισμένες άλλες παράμετροι μπορεί να επηρεάσουν την επαγωγή.
- Χωρητικότητα – CANT, εάν η χωρητικότητα της κεραίας είναι πολύ μεγάλη, η κεραία ενδέχεται να μην μπορεί να συντονιστεί για 13,56 MHz.
- Αντίσταση – RANT, η αντίσταση της κεραίας είναι μια παρασιτική παράμετρος που εξαρτάται κυρίως από το μήκος της διαδρομής, το πλάτος του κομματιού και το πάχος του χαλκού. Στην ιδανική περίπτωση, αυτή η παράμετρος θα πρέπει να είναι όσο το δυνατόν μικρότερη. Ελαχιστοποιεί τις απώλειες θερμότητας στην κεραία. Η αντίσταση της κεραίας σχετίζεται άμεσα με τον παράγοντα ποιότητας της κεραίας που περιγράφεται παρακάτω.

- Συντελεστής ποιότητας – Q , δηλώνει τον αριθμό των απωλειών στο εσωτερικό του επαγωγέα. Προσαρμόζεται (μειώνεται) κατά τη διαδικασία αντιστοίχισης σύνθετης αντίστασης για να έχει κατάλληλο εύρος ζώνης.
- Συχνότητα αυτοσυντονισμού – f_{res} , Η συχνότητα αυτοσυντονισμού πρέπει να είναι μεγαλύτερη από 25 MHz. Εξασφαλίζει ότι η κεραία μπορεί να συντονιστεί.

Αυτές οι παράμετροι δίνονται από τη μηχανική σχεδίαση της κεραίας (περίγραμμα, διαστάσεις, αριθμός στροφών, πάχος χάλκινης τροχιάς, πλάτος και απόσταση). [7].

Η κεραία μπορεί να περιγραφεί χρησιμοποιώντας το ακόλουθο μοντέλο Σχήμα 3.2:



Σχήμα 3.1: Μοντέλο κεραίας. Πηγή: <https://www.nxp.com/docs/en/application-note/AN13219.pdf> [7].

3.3.2 Προσαρμογή εμπέδησης

Οι τεχνικές προσαρμογής σύνθετης αντίστασης για κεραίες αποσκοπούν στη διασφάλιση της μέγιστης μεταφοράς ισχύος στην κεραία, έτσι ώστε η κεραία να μπορεί να ακτινοβολεί έντονα.

3.3.3 Φίλτρο ηλεκτρομαγνητικής συμβατότητας (EMC FILTER)

Το φίλτρο EMC είναι ένα χαμηλοπερατό φίλτρο που χρησιμοποιείται για την εξασθένιση είτε της εισόδου θορύβου υψηλής συχνότητας που οδηγεί στα καλώδια

τροφοδοσίας, είτε της εξόδου θορύβου από το σύστημα που μολύνει το δίκτυο. Μπορεί επίσης να ονομάζεται φίλτρο EMI (ηλεκτρομαγνητική παρεμβολή).

3.3.4 Κατασκευαστικά χαρακτηριστικά κεραίας

Οι κεραίες αποτελούνται συνήθως από έναν σπειροειδή βρόχο. Οι διαστάσεις του περιγράμματος, ο αριθμός των στροφών, το πάχος, το πλάτος και η απόσταση του χάλκινου ίχνους καθορίζουν τα ηλεκτρικά χαρακτηριστικά της κεραίας όπως η αυτεπαγωγή, η χωρητικότητα, η αντίσταση, ο αυτοσυντονισμός συχνότητας και Q-factor [7]. Στον Πίνακα 3.2 αναγράφονται τα εύρη τιμών των παραπάνω συνιστάμενων και στον Πίνακα 3.3 αναγράφονται οι τιμές που προτείνει ο κατασκευαστής.

Περιγραφή	Ελάχιστο	Μέγιστο
Μέγεθος	800 mm ²	5000 mm ²
Αριθμός στροφών κεραίας	2	8
Πλάτος γραμμής	0,2 mm	2 mm
Απόσταση γραμμών	0,2 mm	2 mm
Πάχος γραμμής	20 μm	
Ανοχή επαγωγικής κεραίας		+/- 3%

Πίνακας 3.2: Συνιστώμενα φυσικά χαρακτηριστικά κεραίας πηνίο. Πηγή:

<https://www.nxp.com/docs/en/application-note/AN13219.pdf> [7].

Ο κατασκευαστής προτείνει:

Περιγραφή	Τιμή	Μοναδα μετρησης
Μέγεθος	40 x 40	mm
Αριθμός στροφών	4	
Πλάτος γραμμής	0,4	mm
Απόσταση γραμμών	0,3	mm
Πάχος γραμμής	35	μm

Πίνακας 3.3: Προτεινόμενα μεγέθη κατασκευαστή. Πηγή:

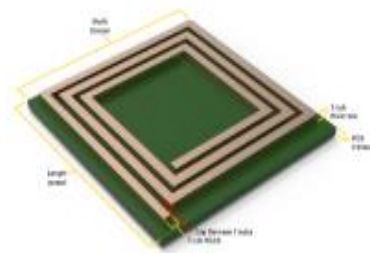
<https://www.nxp.com/docs/en/application-note/AN13219.pdf> [7].

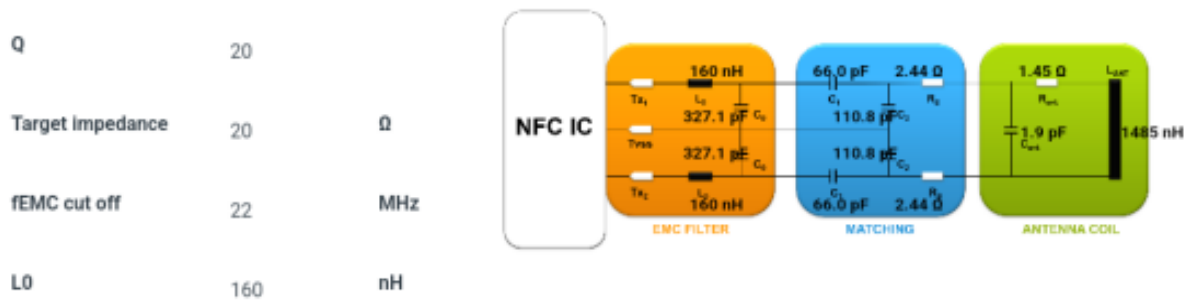
Η NXP διαθέτει πλατφόρμα υπολογισμού των χαρακτηριστικών της κεραίας όπως φαίνεται στο Σχήμα 3.3. Στον Πίνακα 3.4 αναγράφονται οι τιμές αυτές. [18].

Περιγραφή	Τιμή	Μονάδα μέτρησης
Μήκος	40	mm
Πλάτος	40	mm
Πλάτος γραμμής	400	μm
Απόσταση μεταξύ γραμμών	300	μm
Additional Overlap Area	0	mm ²
Πάχος γραμμής	35	μm
Αριθμός στροφών	4	
Turn exponent	1,66	
Πάχος πλακέτας	1,59	mm
ER	4.3	
Επαγωγή	1385	nH
Lant min	1367	nH
Lant max	1933	nH
Χωρητικότητα	1,9	pF
Αντίσταση	1,45	Ω
Αυτοσυντονισμός	96	MHz

Πίνακας 3.4: Χαρακτηριστικά κεραίας.

Length (amax)	40	mm	Inductance (Lant)	1485	nH
Width (bmax)	40	mm	Lant min	1367	nH
Track width (w)	400	μm	Lant max	1933	nH
Gap between tracks (g)	300	μm	Capacitance (Cant)	1.9	pF
Additional Overlap Area (A)	0	mm ²	Resistance (Rant)	1.45	Ω
Track Thickness	35	μm	Self resonance (Fres)	96	MHz
Number of Turns (N)	4				
Turn exponent (E)	1.66				
PCB Thickness	1.59	mm			
Er	4.3				

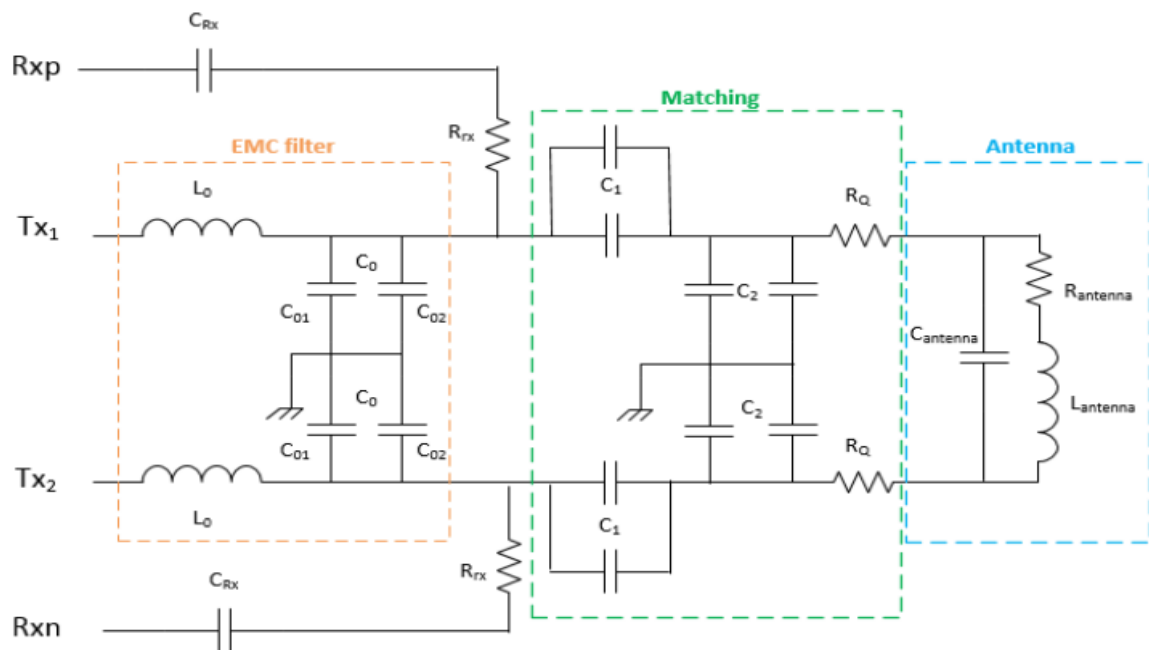




Check the box if you want to use the autocalculated value for the PN7462/PN7360 or Pn5180

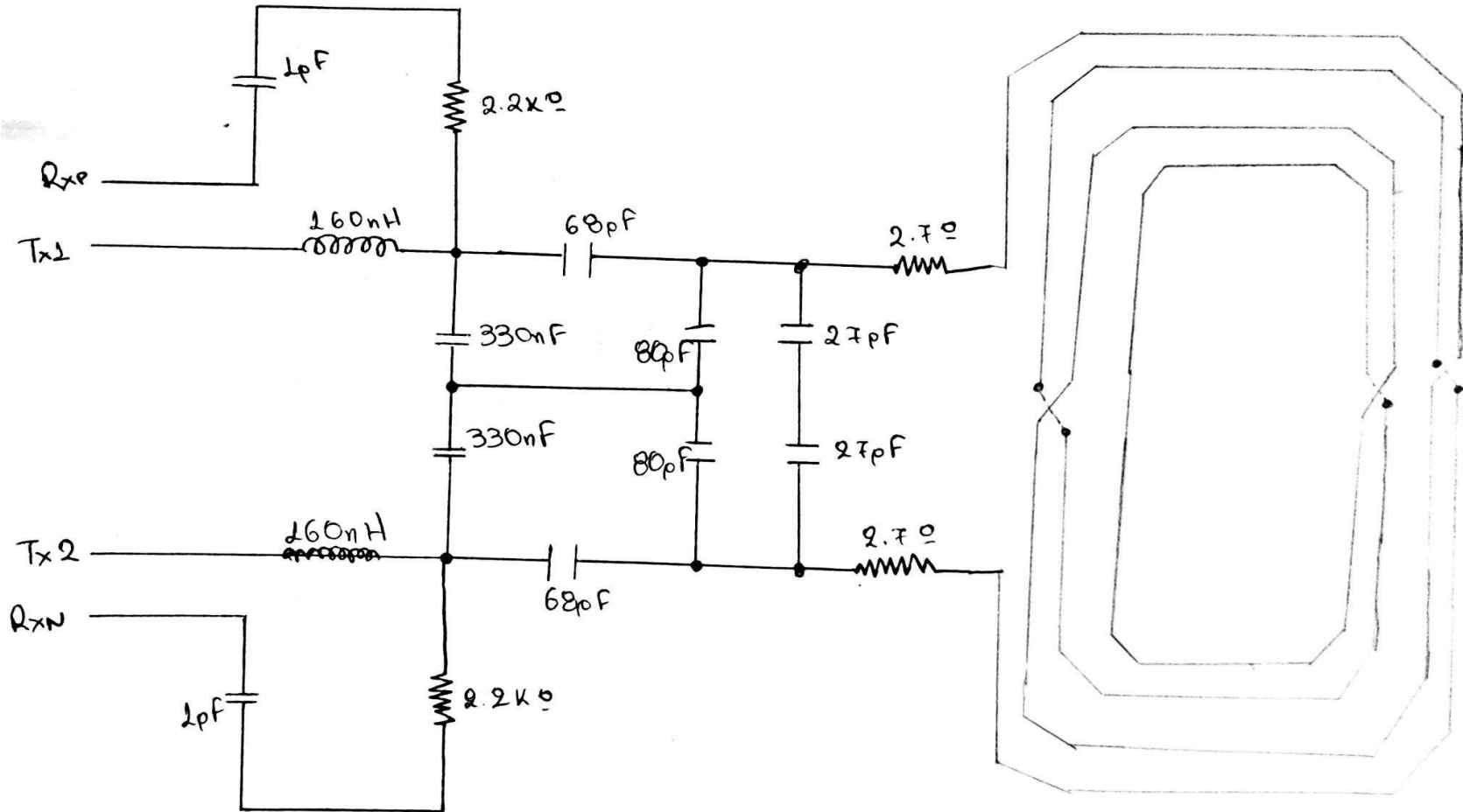
	Rs	2.44	Ω	Errors / Warnings
MATCHING NETWORK	C0	327.1	pF	
	C1	66.0	pF	
	C2	110.8	pF	

Σχήμα 3.2: Μοντέλο κεραίας.



Σχήμα 3.3: Σύνδεση κεραίας. Πηγή: <https://www.nxp.com/docs/en/application-note/AN13219.pdf> [7].

Το παρακάτω κύκλωμα είναι σχεδιασμένο με τις τιμές που απαιτούνται :



Σχήμα 3.4: Κύκλωμα κεραίας στο χαρτί.

3.3.5 Θωράκιση και επιπτώσεις στο περιβάλλον

Το PN7160 και η σχετική κεραία NFC προορίζονται να ενσωματωθούν σε κάθε είδους συσκευή. [7]. Αυτές οι συσκευές θα μπορούσαν να αποτελούνται από μεταλλικά μέρη όπως μπαταρίες, ηλεκτρονικά εξαρτήματα και μερικές φορές ακόμη και από ένα πλαίσιο.

Εάν το μέταλλο τοποθετηθεί κοντά στην κεραία NFC, το εναλλασσόμενο μαγνητικό πεδίο δημιουργεί κάποια δινορεύματα στο μέταλλο. Αυτά τα δινορεύματα δημιουργούν ένα μαγνητικό πεδίο που απορροφά ισχύ και οδηγεί σε αποσυντονισμό της κεραίας λόγω μειωμένης επαγωγής και συντελεστή ποιότητας. Επομένως, είναι απαραίτητο να θωρακιστεί η κεραία με φερρίτη για να εξασφαλιστεί η λειτουργία της σε στενό μεταλλικό περιβάλλον.

Αυτή η θωράκιση θα επηρεάσει σημαντικά το ηλεκτρικό ισοδύναμο μοντέλο της κεραίας, έτσι για τον υπολογισμό συντονισμού/αντίστοιχης δικτύου PN7160, το μοντέλο της κεραίας πρέπει να μετρηθεί με τον φερρίτη ήδη στη θέση του.

3.4 Διαχείριση Ισχύος

Στο Σχήμα 3.4 περιγράφεται η μονάδα διαχείρισης ενέργειας του PN7160 που περιλαμβάνει τρεις εσωτερικές παροχές:

- Analog supply voltage (VDDA): αναλογική τάση τροφοδοσίας εξόδου.
- Digital supply voltage (VDDD): ψηφιακή τάση τροφοδοσίας εισόδου. Συνδέεται εσωτερικά στην έξοδο του Dual Supply Low Drop Out (DSLDO) VDD.
- Transmitter supply voltage (VDD(TX)): τάση τροφοδοσίας εξόδου για τον πομπό. Είναι εσωτερικά συνδεδεμένο με την τροφοδοσία τάσης εισόδου του πομπού και έχει δυο τάσεις τροφοδοσίας εισόδου Battery supply voltage (VBAT) και TXLDO input supply voltage (VDD(UP)). Χρειάζεται τρεις εξωτερικές πηγές τροφοδοσίας VBAT, VDD(UP) και Pad supply voltage

VDD(PAD). Τα όρια τιμών των τάσεων αυτών παρουσιάζονται στον Πίνακα 3.5.

- VBAT: Κύρια τροφοδοσία του Near Field Communication Controller (NFCC).
- VDD(PAD): Τροφοδοσία για τα host interfaces και τα GPIOs.
- VDD(UP): Τροφοδοσία που επιτρέπει τη δημιουργία TXLDO.

Parameter	Min	Typ	Max	Unit
VBAT	2.8	-	5.5	V
VDD(PAD)	1.65	1.8	1.95	V
	3.0	3.3	3.6	
VDD(UP)	2.8	-	5.8	V

Πίνακας 3.5: Όρια τάσης τροφοδοσίας. Πηγή: <https://www.nxp.com/docs/en/application-note/AN12988.pdf> [15].

DSLDO (Dual Supply LDO)

Πιο αναλυτικά, ο ακροδέκτης εισόδου του DSLDO είναι το VBAT. Η έξοδος αυτού του ρυθμιστή VDD είναι εσωτερικά συνδεδεμένη για την τροφοδοσία των εσωτερικών ψηφιακών μπλοκ που βρίσκονται στο VDDD. Σημαντικό είναι να αποσυνδεθεί εξωτερικά και το VDDD να συνδεθεί στο VDDA.

TXLDO (TX Low Drop Out)

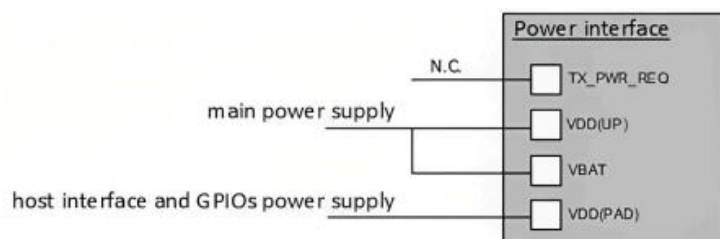
Η τάση του παράγεται από εσωτερικό LDO (VDD(TX)). Έτσι, επιτρέπει μέγιστο συνεχές φορτίο ρεύματος έως 250 mA για την υποστήριξη ISO/IEC 14443 [21] και λειτουργίες συμβατές με το πρότυπο NFC Forum. Ο ρυθμιστής Low Drop Out έχει σχεδιαστεί για να απορρίπτει τον θόρυβο που θα μπορούσε να επηρεάσει τη ραδιοσυχνότητα επικοινωνίας. Το επίπεδο τάσης στο buffer εξόδου TX προέρχεται από το VDD(TX) και αυτός ο ακροδέκτης τροφοδοτείται εσωτερικά από το PN7160 χάρη στο μπλοκ TXLDO. Η τάση εξόδου αυτού του TXLDO μπορεί να ρυθμιστεί μεταξύ 2,7 V έως 5,25 V ανάλογα με την τάση VDD(UP). Λαμβάνονται υπόψη 2 διαμορφώσεις VDD(UP):

- VDD(UP) συνδεδεμένο σε μπαταρία (CFG1)
- VDD(UP) συνδεδεμένο σε εξωτερική παροχή (CFG2)
 - Παρέχεται απευθείας από το εξωτερικό τροφοδοτικό

- Παρέχεται μέσω μετατροπέα DC-DC

➤ CFG1

Στο CFG 1, το VDD(UP) και το VBAT συνδέονται με μια μπαταρία (π.χ. μια μπαταρία κινητού τηλεφώνου).

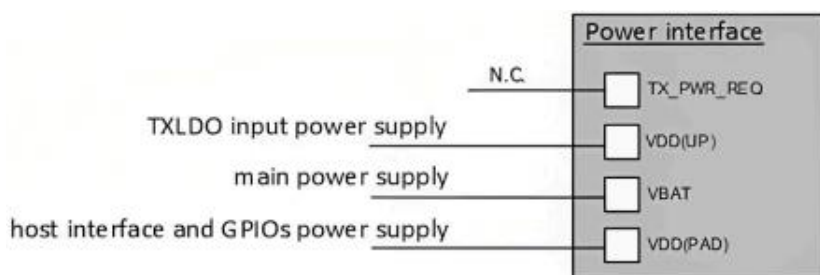


Σχήμα 3.5: CFG1 σύνδεση. Πηγή: <https://www.nxp.com/docs/en/application-note/AN12988.pdf> [15].

Σε αυτήν τη διαμόρφωση, οι πιθανές ρυθμίσεις τάσης TXLDO είναι 2,7 V/ 3 V/ 3,3 V/ 3,6 V. $VDD(TX)=VDD(UP) - 0.3$. Είναι η επιλεγόμενη σύνδεση στο κύκλωμα.

➤ CFG2

Στο CFG2, ο ακροδέκτης VDD(UP) συνδέεται σε εξωτερικό τροφοδοτικό. Το εσωτερικό TXLDO χρησιμοποιείται για τη δημιουργία διαμορφώσιμου VDD(TX). Για αυτήν τη διαμόρφωση, το VDD(UP) και το VBAT μπορεί επίσης να συνδεθεί μαζί. Αυτό σημαίνει ότι μπορείτε να χρησιμοποιηθεί η ίδια τάση (π.χ. 5 V ή 3,3 V) από την ίδια πηγή. Σε αυτήν τη διαμόρφωση, οι πιθανές ρυθμίσεις τάσης TXLDO είναι 2,7 V/ 3 V/ 3,3 V/ 3,6 V/ 3,9 V/ 4,2V/ 4,5 V/ 4,7 V/ 4,75 V/ 5 V/ 5,25 V. $VDD(TX)=VDD(UP) - 0.3$.

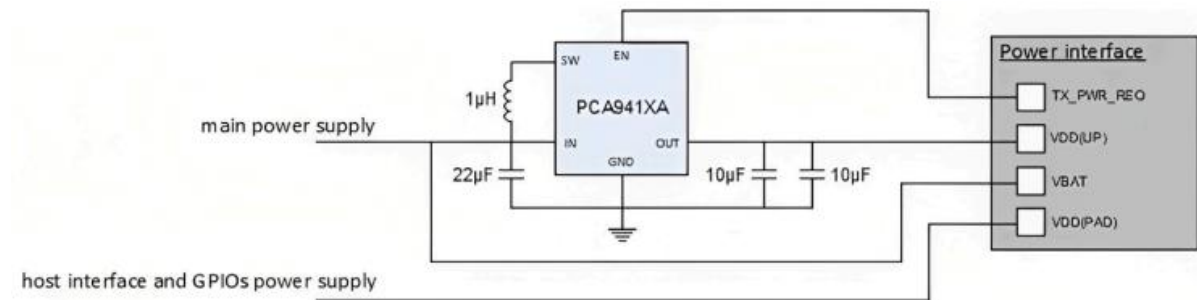


Σχήμα 3.6: CFG2 σύνδεση. Πηγή: <https://www.nxp.com/docs/en/application-note/AN12988.pdf> [15].

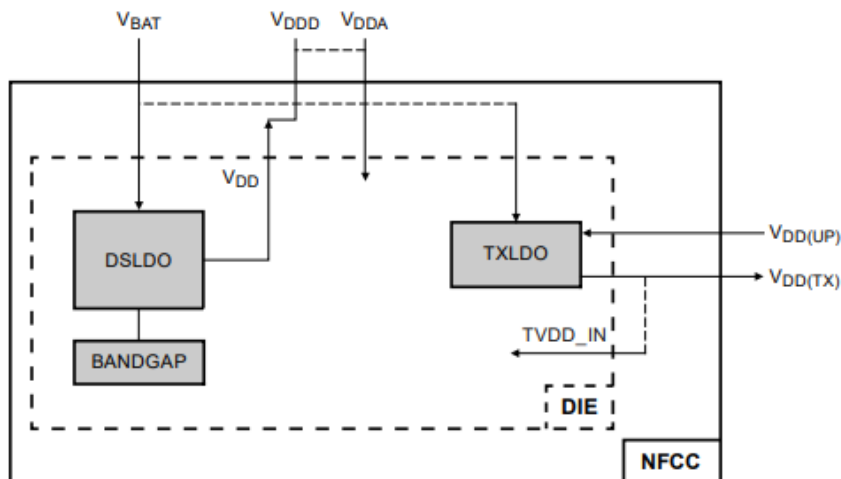
Είναι η επιλεγόμενη σύνδεση στο evaluation board.

➤ **CFG2 - DC-DC converter is used**

Στο CFG2, χρησιμοποιείται ένας μετατροπέας DC-DC προκειμένου να αυξηθεί η τάση VDD(UP) στην κύρια τάση τροφοδοσίας.



Σχήμα 3.7: VDD (UP) και VBAT τροφοδοτούνται από εξωτερική τάση. Πηγή: <https://www.nxp.com/docs/en/application-note/AN12988.pdf> [15].



Σχήμα 3.8 :Διαγραμμα διαχείρισης ισχύος του PN7160. Πηγή: https://www.nxp.com/docs/en/data-sheet/PN7160_PN7161.pdf [1].

3.5 Host GPIOs

Οι ακροδέκτες του κεντρικού υπολογιστή συνδέονται απευθείας στον κεντρικό επεξεργαστή. Οι ακροδέκτες αυτοί είναι τέσσερις όπως φαίνεται στο Σχήμα 3.11 και αναλύονται παρακάτω.

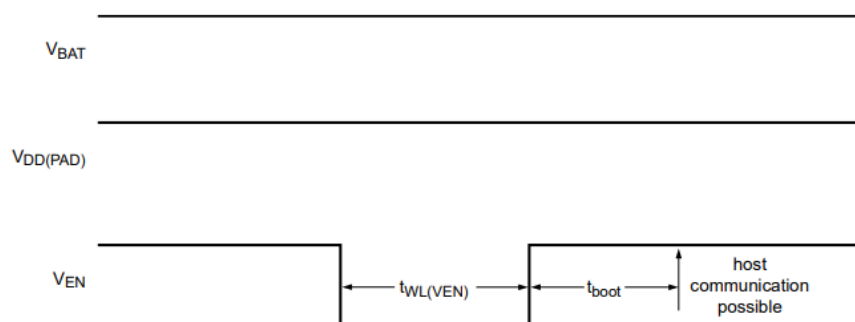
✚ **IRQ: Interrupt Request**

Οι απαντήσεις / ειδοποιήσεις προς τον ελεγκτή είναι ασύγχρονες και μπορούν να ενεργοποιηθούν από ένα εξωτερικό συμβάν (π.χ. ανίχνευση κάρτας στο πεδίο RF).

Με την εξωτερική διακοπή IRQ pin, όταν το PN7160 έχει κάποια διαθέσιμα δεδομένα, θα επιβεβαιώσει τη γραμμή IRQ και θα δημιουργήσει μια διακοπή λογισμικού στην πλευρά του ελεγκτή.

VEN Pin

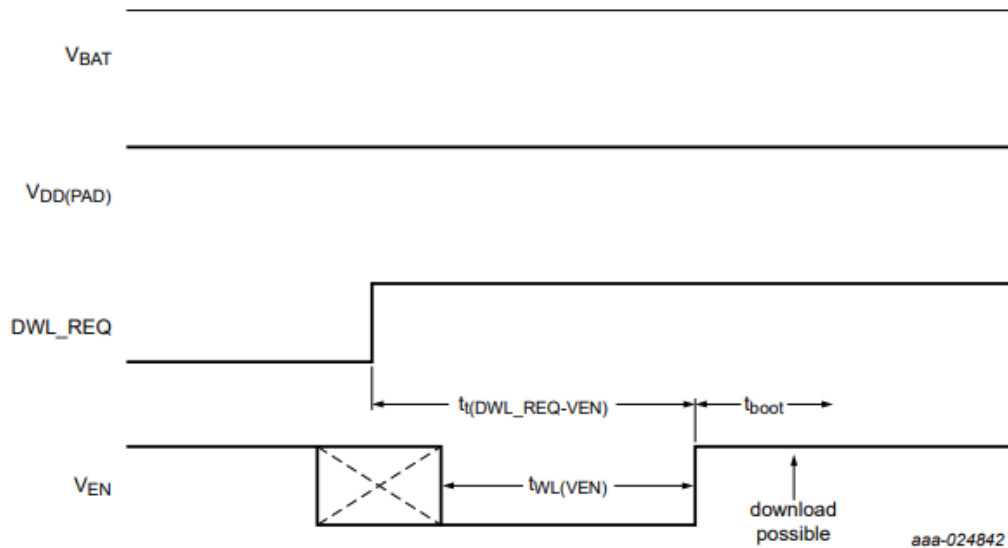
Ο ακροδέκτης αυτός είναι υπεύθυνος για την επαναφορά (RESET) στο firmware αλλά και στις καθορισμένες τιμές των καταχωριστών. Στο Σχήμα 3.9 παρουσιάζεται η επαναφορά όπου θα πρέπει το ακροδέκτης να συνδεθεί για λίγο χρόνο στη γείωση.



Σχήμα 3.9: RESET VEN. Πηγή: <https://www.nxp.com/docs/en/application-note/AN12988.pdf> [15].

Download mode control (DWL_REQ Pin)

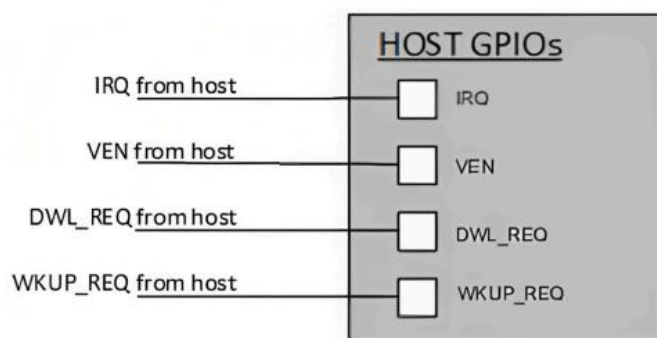
Η λειτουργία λήψης του PN7160 γίνεται μέσω του ακροδέκτη DWL_REQ. Για τη σωστή λειτουργία, η ακίδα DWL_REQ πρέπει να συνδεθεί στο V_{DD(PAD)} πριν γίνει η επαναφορά μέσω της ακίδας VEN. Αν δεν χρησιμοποιήσουμε τη λειτουργία λήψης, ο ακροδέκτης πρέπει να συνδεθεί στη γείωση ή να μείνει ασύνδετος. Στο Σχήμα 3.10, παρουσιάζεται η λειτουργία της.



Σχήμα 3.10: Λειτουργία λήψης FW. Πηγή: <https://www.nxp.com/docs/en/application-note/AN12988.pdf> [15].

✚ Wake-up request pin (WKUP_REQ Pin)

Όταν το PN7160 μπαίνει σε κατάσταση αναμονής, δίνει τη δυνατότητα αφύπνισης με τη καρφίτσα WKUP_REQ σε υψηλό επίπεδο ή με τον ελεγκτή όταν στέλνει μια εντολή μέσω της διεπαφής στον τσιπάκι ή με την ανίχνευση εξωτερικού πεδίου ραδιοσυχνότητας.



Σχήμα 3.11: Σύνδεση GPIOs. Πηγή: <https://www.nxp.com/docs/en/application-note/AN12988.pdf> [15].

Μετά την κατανόηση των παραπάνω αρχείων και συνδέσεων, οδηγούμαστε στο επόμενο στάδιο, το οποίο απαιτεί τη σχεδίαση στο πρόγραμμα «Eagle».

4 Περιγραφή λογισμικού

Στο Κεφάλαιο 4 παρουσιάζεται η δημιουργία βιβλιοθήκης εξαρτημάτων και η εισαγωγή 3D αρχείων σε αυτήν. Παρουσιάζεται επιπλέον το κύκλωμα schematic και board που σχεδιάστηκαν στο «Eagle» καθώς και η 3D απεικόνιση της πλακέτας που έγινε στο «Autodesk Fusion 360». Υπάρχει πληθώρα διαθέσιμων σχεδιαστικών προγραμμάτων για τη δημιουργία σχεδίων πλακέτας ωστόσο επιλέχθηκε το «Eagle» καθώς είναι ένα εύκολα διαχειρίσιμο και χαμηλού κόστους πρόγραμμα.

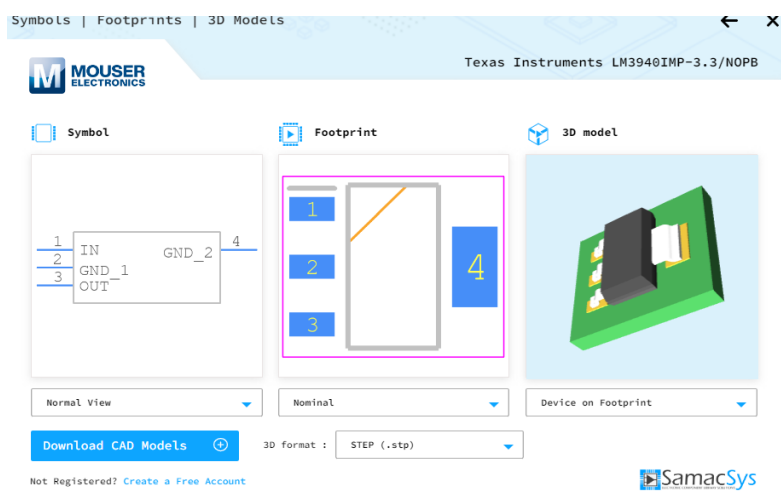
4.1 Σχεδιασμός κυκλώματος στο «Eagle .sch (schematic)»

Πριν την σχεδίαση στο «Eagle», πρέπει να ετοιμαστεί ένα πρόχειρο σχέδιο στο χαρτί. Έπειτα, γίνεται η ανεύρεση των απαιτούμενων εξαρτημάτων (αντιστάσεις, πυκνωτές κ.λπ.) και στη συνέχεια γίνεται η λήψη των βιβλιοθηκών από τα εξαρτήματα.

4.1.1 Δημιουργία βιβλιοθήκης στο «Eagle»

Ακολουθούν τα βήματα λήψης μιας βιβλιοθήκης:

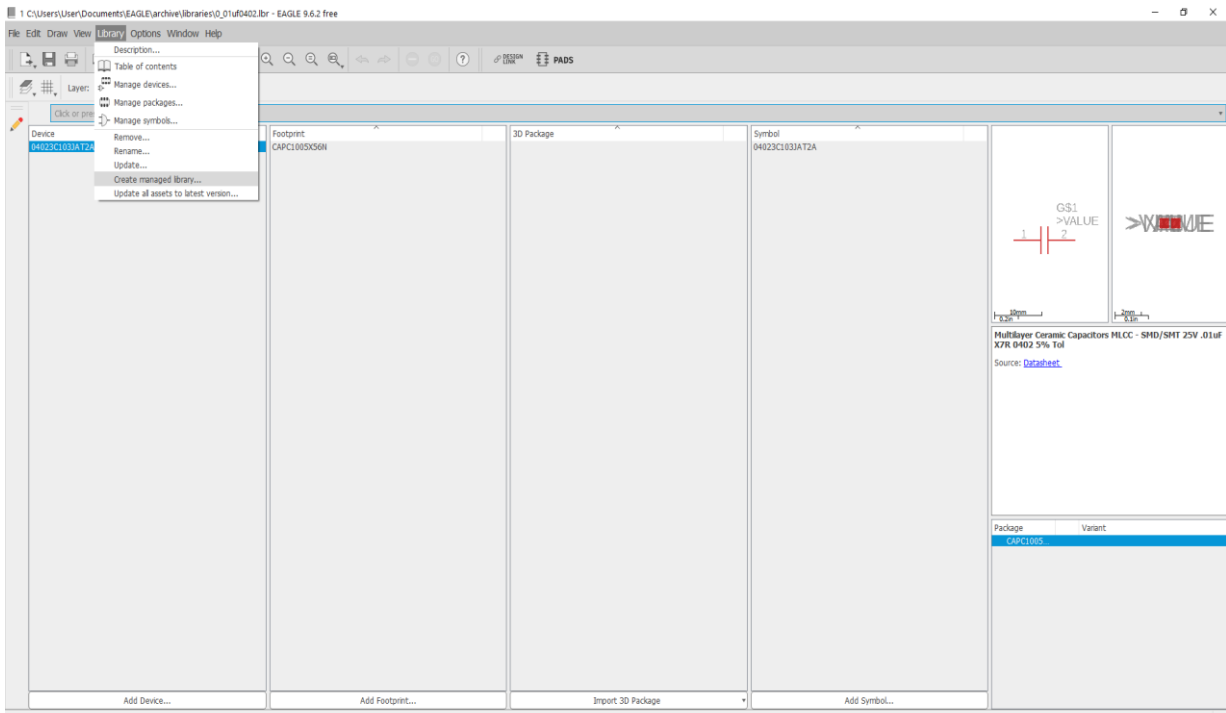
1. Η λήψη πραγματοποιείται από την ιστοσελίδα της mouser [2], πατώντας «download cad model». Υπάρχουν και άλλες ιστοσελίδες που μπορούν να κατέβουν τα εξαρτήματα και η διαδικασία είναι η ίδια. Ένα ενδεικτικό στιγμιότυπο αυτής της διαδικασίας παρουσιάζεται γραφικά στο Σχήμα 4.1.



Σχήμα 4.1: Λήψη cad μοντέλου για την σχεδίαση. Πηγή:

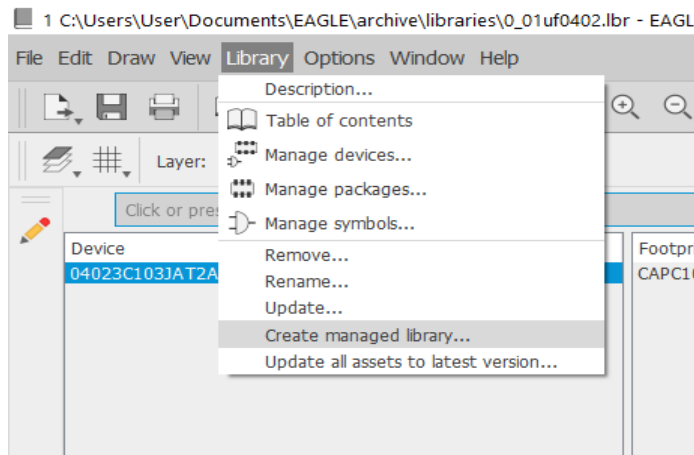
<https://componentsearchengine.com/> [2].

- 2 Για πιο εύκολη εύρεση του εξαρτήματος, το .lbr αρχείο που κατέβηκε μετονομάζεται χρησιμοποιώντας κάποια συστηματική ονοματοδοσία. Με διπλό δεξί κλικ ανοίγει στο Eagle library Σχήμα 4.2 και είναι έτοιμο για επεξεργασία.

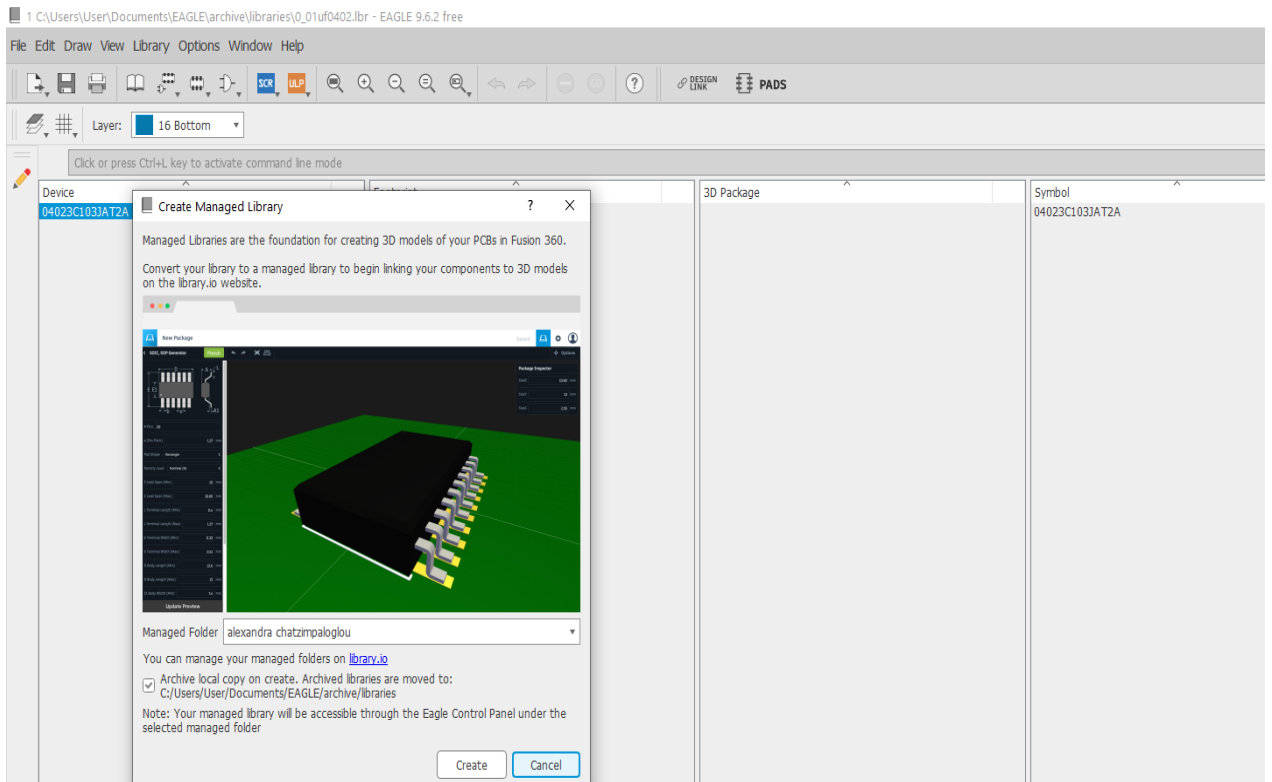


Σχήμα 4.2: Επεξεργασία εξαρτήματος στη βιβλιοθήκη του προγράμματος Eagle.

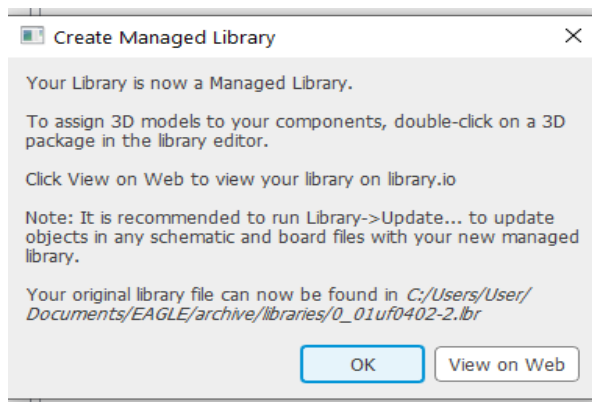
- 3 Πατώντας library στη συνέχεια create managed library Σχήμα 4.3, έπειτα create Σχήμα 4.4 και τέλος ok Σχήμα 4.5 δημιουργείται η βιβλιοθήκη στο cloud του library.io [3]. Ταυτόχρονα δημιουργείται και ένα 3D αρχείο.



Σχήμα 4.3: Βιβλιοθήκη Eagle και επιλογή δημιουργίας διαχείρισης βιβλιοθήκης.

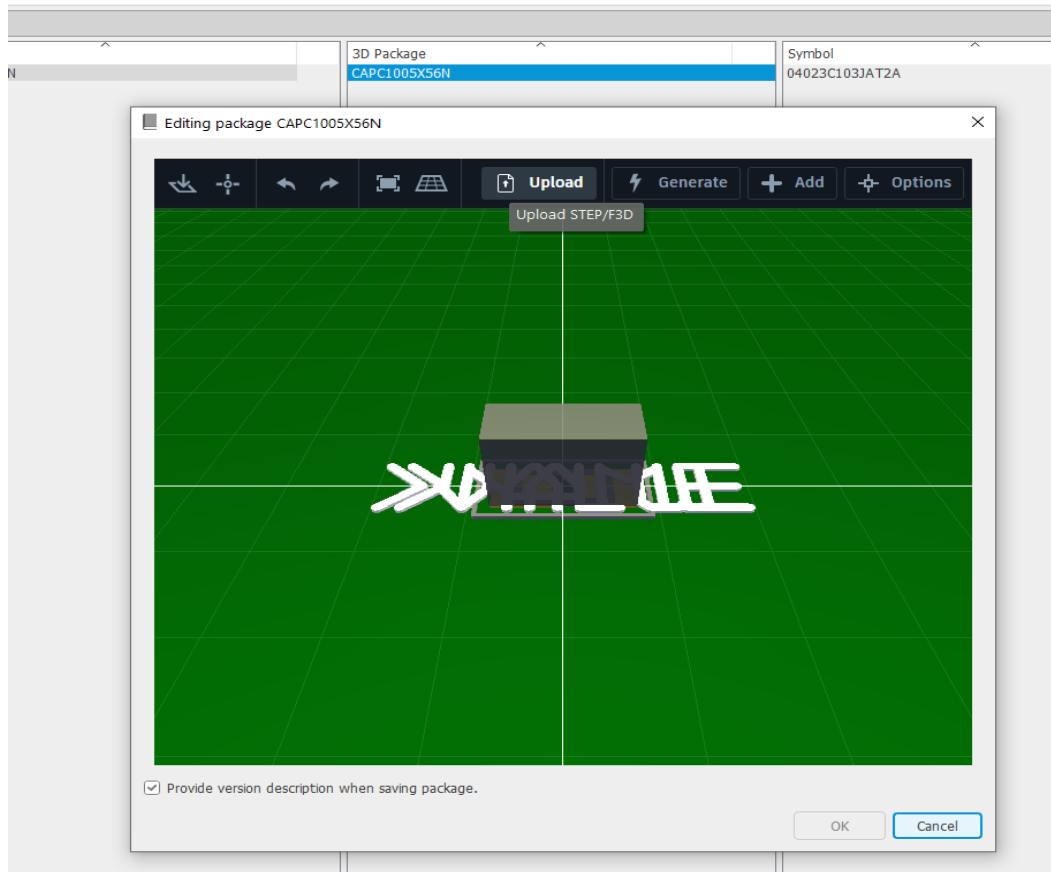


Σχήμα 4.4: Δημιουργείτε το 3D μοντέλο και αποθηκεύεται μαζί με το σύμβολο και το footprint, στην online βιβλιοθήκη .



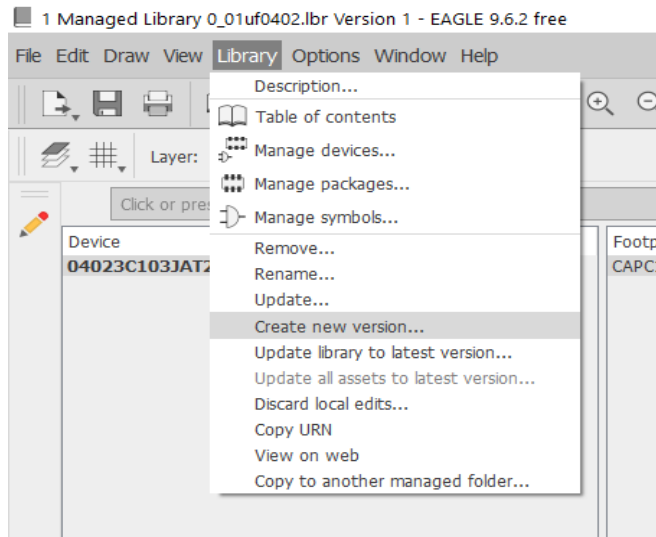
Σχήμα 4.5: Επιβεβαίωση δημιουργίας online βιβλιοθήκης.

- 4 Βλέποντας το Σχήμα 4.6 πατώντας πάνω στο 3D αρχείο, προστίθεται με upload το step το αρχείο και οριοθετείται το αντικείμενο στη μέση. Για την ολοκλήρωση πατάμε την ένδειξη OK.

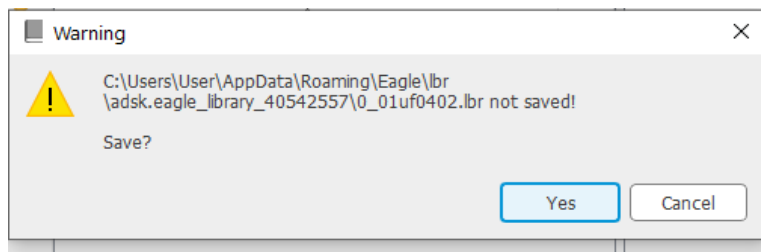


Σχήμα 4.6: Ανέβασμα 3D εξαρτήματος.

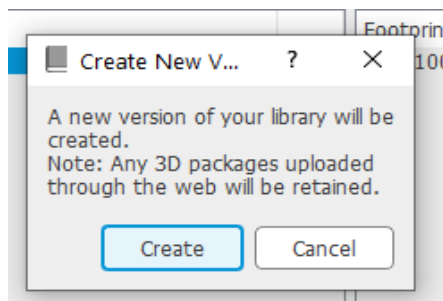
- 5 Στη συνέχεια επιλέγοντας library και create new version Σχήμα 4.7, Σχήμα 4.8, Σχήμα 4.9, αποθηκεύεται αυτόματα στο library η νέα έκδοση με αποθηκευμένο το 3D εξάρτημα.



Σχήμα 4.7: Δημιουργία και αποθήκευση ολοκληρωμένου 3D μοντέλου.



Σχήμα 4.8: Προειδοποιητικό παράθυρο επιβεβαίωσης αποθήκευσης βιβλιοθήκης εξαρτήματος.



Σχήμα 4.9: Αποθήκευση ολόκληρης της βιβλιοθήκης με την φόρτωση του 3D εξαρτήματος.

Εφόσον τα εξαρτήματα που χρειάζονται έχουν φορτωθεί στη βιβλιοθήκη, επέρχεται το επόμενο βήμα που είναι η σχεδίαση του κυκλώματος.

4.1.2 Σχεδίαση κυκλώματος.

Για τον σχεδιασμό του κυκλώματος και σύμφωνα με τα αρχεία datasheet καταγράφονται οι προδιαγραφές κάθε τσιπ και εξαρτήματος.[13],[1],[5],[6].

Ο σχεδιασμός γίνεται σε blocks με τίτλους και σχόλια για τον λόγο σχεδιασμού.

Για την καλύτερη κατανόηση των συνδέσεων ακολουθεί η σύνδεση των ακροδεκτών του τσιπάκι Πίνακας 4.1. [1].

PIN_QFN	SYMBOL	REFER	DESCRIPTION	TYPE	CONNECT TO
1	I2C_ADR0/SPI_NSS	VDD(PAD)	Host interface pin 1	I/O	switch (S1): 8-9 & 7-10
3	I2C_ADR1/SPI_MOSI	VDD(PAD)	Host interface pin 2	I/O	switch (S1): 6-11 & 5-12
5	I2C_SDA/SPI_MISO	VDD(PAD)	Host interface pin 3	I/O	switch (S1): 4-13 & 3-14
7	I2C_SCL/SPI_SCK	VDD(PAD)	Host interface pin 4	I/O	switch (S1): 2-15 & 1-16
2	DWL_REQ	VDD(PAD)	Firmware download control pin	I	connector J2, PULL DOWN RESISTOR 10KΩ
8	IRQ	VDD(PAD)	Interrupt request output	O	connector J2
10	VEN	VBAT	Reset pin. Set the device in Hard Power Down.	I	connector J2
39	WKUP_REQ	VDD(PAD)	Wake-up request when in standby	I	connector J2, PULL DOWN RESISTOR 10KΩ
4	VSS(PAD)		Pad ground. Must be connected to ground.	G	connector J3
9	VSS(A)		Analog ground supply voltage	G	connector J3

PIN_QFN	SYMBOL	REFER	DESCRIPTION	TYPE	CONNECT TO
20	VSS(TX)		Contactless transmitter ground. Must be connected to ground.	G	connector J3
41	VSS	Center Pad	Pad ground. Must be connected to ground.	G	connector J3
15	RXN	VDD(A)	Negative receiver input	I	RXN
16	RXP	VDD(A)	Positive receiver input	I	RXP
19	TX2	VDD(TX)	Antenna driver output	O	TX2
21	TX1	VDD(TX)	Antenna driver output	O	TX1
29	XTAL2	VDD(D)	Oscillator output	O	PULL DOWN CAP.10pF
30	NFC_CLK_XTAL1	VDD(D)	PLL input	I	PULL DOWN CAP.10pF
6	VDD(PAD)		Pad supply voltage, 3.3V	P	connector J3
12	VBAT2		Battery supply voltage. Must be connected to VBAT. 3.6V	P	VBAT
13	VDD(UP)		TXLDO input supply voltage, 3.6V	P	VABT, PULL DOWN CAPACITOR 4.7uF
28	VBAT		Battery supply voltage. Must be connected to VBAT2. 3.6V	P	connector J3, TWO PULL DOWN PARALLEL CAPACITORS 0.1uF & 4.7uF
17	VDD(VMID)		Receiver reference input supply voltage, 1.8V	P	PULL DOWN CAPACITORS 0.1uF
14	VDD(TX)		Transmitter supply voltage, 3.6V	P	VDDTX
18	TVDD_IN		Must be connected to VDD(TX) and TVDD_IN2. 3.6V	P	VDDTX
22	TVDD_IN2		Must be connected to VDD(TX) and TVDD_IN. 3.6V	P	VDDTX, TWO PULL DOWN PARALLEL CAPACITORS 2.2uF
26	VDD(A)		Analog supply voltage. Connect to VDD(D). 2V	P	VDD

PIN_QFN	SYMBOL	REFER	DESCRIPTION	TYPE	CONNECT TO
27	VDD		Must be connected to AVDD and DVDD. 2V		VDD
31	VDD(D)		Digital supply voltage for decoupling. Must be connected to VDD and VDD(A). 2V	P	VDD, TWO PULL DOWN PARALLEL CAPACITORS 2.2uF
11	I.C.	-	To be left open		N.C.
23	ANT1		Antenna connection for wake-up	P	N.C.
24	ANT2		Antenna connection for wake-up	P	N.C.
25	VDD(HF)		Monitor rectifier output voltage	P	N.C.
32	N.C.	N.C.	NOT CONNECTED	N.C.	N.C.
33	N.C.	N.C.	NOT CONNECTED	N.C.	N.C.
34	N.C.	N.C.	NOT CONNECTED	N.C.	N.C.
35	N.C.	N.C.	NOT CONNECTED	N.C.	N.C.
36	N.C.	N.C.	NOT CONNECTED	N.C.	N.C.
37	DCDC_EN	VDD(PAD)	External DC-DC enable request on VDD(PAD)	O	N.C.
38	I.C.	-	To be left open		N.C.
40	CLK_REQ	VDD(PAD)	Clock request pin	O	N.C.

Πίνακας 4.1 : Σύνδεση ακροδεκτών τσιπάκι PN7160.

Αναλυτικότερα στο Σχήμα 4.10 παρατηρείται το κύκλωμα του κρύσταλλου, στον Πίνακα 4.2 αναφέρονται οι προδιαγραφές του κρυστάλλου όπως η συχνότητα του (f_{xtal}), η ακριβεία του (Δf_{xtal}), η ισοδύναμη αντίσταση σειράς (ESR), η ισχύς τους (P_{xtal}) αλλά και του κυκλώματος του όπως η τιμή των πυκνωτών (C_L), για την σταθεροποίηση της συχνότητας του ρολογιού. Συνδέουμε την είσοδο του κρυστάλλου στον ακροδέκτη 30 και την έξοδο στο 29. Είναι σημαντικό να συνδεθεί πυκνωτής και στην είσοδο αλλά και στην έξοδο που καταλήγουν στην γείωση. Οι πυκνωτές βοηθούν στη σταθεροποίηση

της συχνότητας ταλάντωσης. Τοποθετούνται παράλληλα με τον κρύσταλλο για να βοηθήσουν στην παροχή της απαραίτητης χωρητικότητας φορτίου ώστε ο κρύσταλλος να ταλαντώνεται στην επιθυμητή συχνότητά του. Επιπλέον, οι πυκνωτές μπορούν να βοηθήσουν στο φιλτράρισμα τυχόν ανεπιθύμητων θορύβων ή σημάτων που μπορεί να υπάρχουν στο κύκλωμα. Η τιμή των πυκνωτών καθορίζεται από τον κατασκευαστή. [1].

Symbol	Parameter	Conditions		Min	Typ	Max	Unit
f_{xtal}	crystal frequency	ISO/IEC, FCC and FeliCa global compliancy		-	27.12	-	MHz
Δf_{xtal}	crystal frequency accuracy	full operating range	[1]	-50	-	+50	ppm
ESR	equivalent series resistance			-	50	100	Ω
C_L	load capacitance			-	10	-	pF
P_{xtal}	crystal power dissipation			-	-	100	μW

Πίνακας 4.2: Απαιτήσεις κρυστάλλου. Πηγή: https://www.nxp.com/docs/en/data-sheet/PN7160_PN7161.pdf [1].

Οι ακίδες 32 έως 36, 11 και 38 είναι ασύνδετες από τον κατασκευαστή, δεν έχουν κάποια λειτουργία.

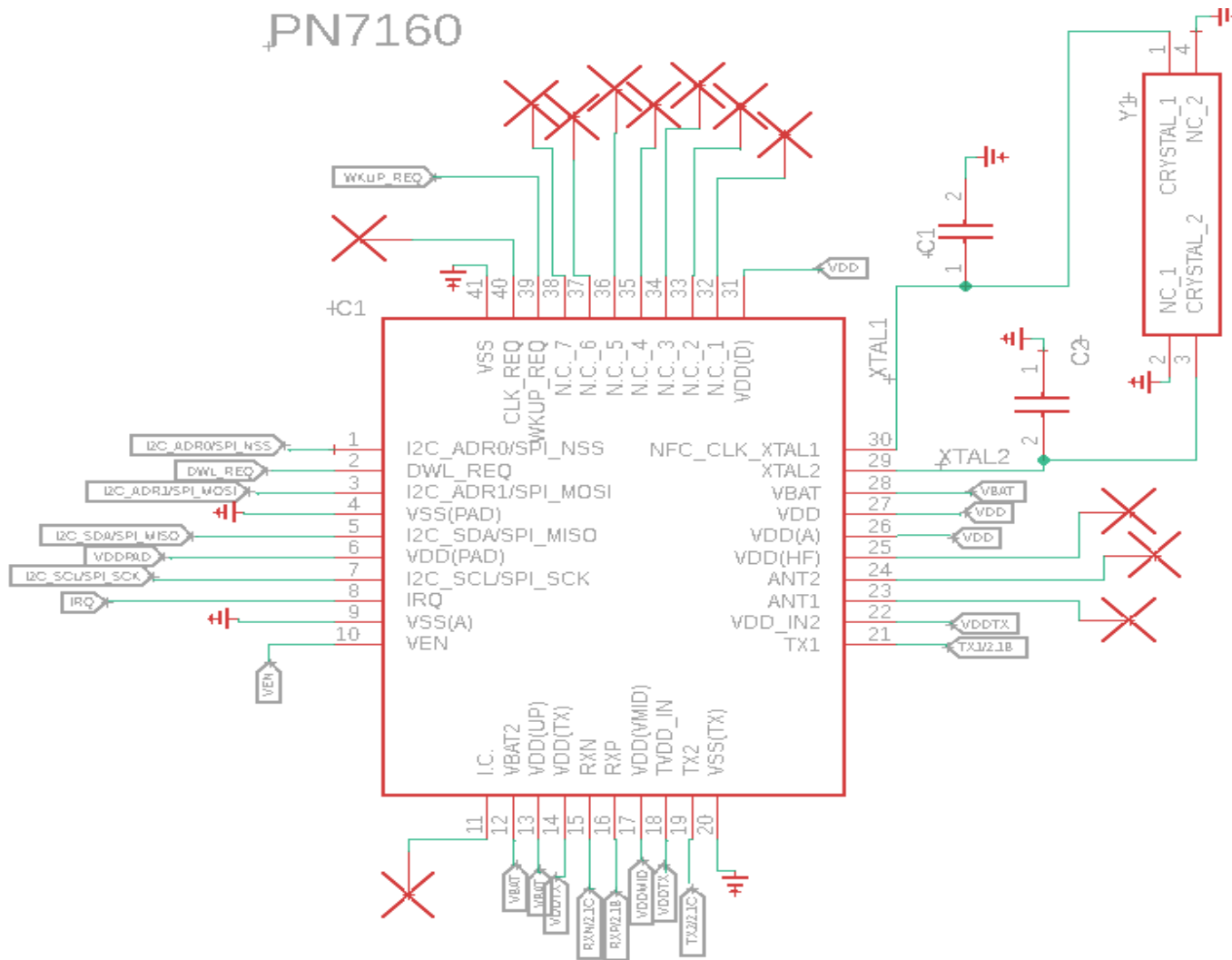
Οι ακίδες 23 (ANT1) και 24 (ANT2) είναι προαιρετικό να συνδεθούν. Εάν συνδεθούν, χρειάζεται σε κάθε ακίδα ένας πυκνωτής 12pF. Αυτές οι δύο ακίδες λειτουργούν ως ανιχνευτές πεδίου ραδιοσυχνοτήτων πολύ χαμηλής ισχύος. Ο ελεγκτής NFC μπορεί να ανιχνεύσει την παρουσία ενός εξωτερικού μαγνητικού πεδίου και να ειδοποιήσει το κεντρικό σύστημα για την παρουσία του, όταν το NFCC βρίσκεται σε κατάσταση απενεργοποίησης. Η επιλογή του μειώνει το εύρος ανάγνωσης λόγω της προσθετικής φόρτωσης της κεραίας και έτσι δεν χρησιμοποιείται.

Η ακίδα 25 (VDD(HF)), παραμένει ασύνδετη γιατί δεν χρησιμοποιούνται οι 23 και 24, των οποίων ακροδέκτης τροφοδοσίας είναι η ακίδα 25.

Η ακίδα 37 (DCDC_EN), χρησιμοποιείται ως εναλλακτική λύση στα HVQFN καθώς δεν έχει την ακίδα TX_PWR_REQ που είναι διαθέσιμη στα VFBG, η οποία οδηγεί το εξωτερικό τροφοδοτικό. Παράδειγμα Κεφάλαιο 3.4 CFG2 - DC-DC converter is used.

Η ακίδα 40 (CLK_REQ), βελτιστοποιεί την κατανάλωση ενέργειας. Ο μηχανισμός αυτός ισχύει μόνο όταν χρησιμοποιείται εξωτερικό ρολόι και όχι κρύσταλλος. Μένει ασύνδετο, γιατί στην υλοποίηση αυτής της διπλωματικής εργασίας χρησιμοποιείται κρύσταλλος.

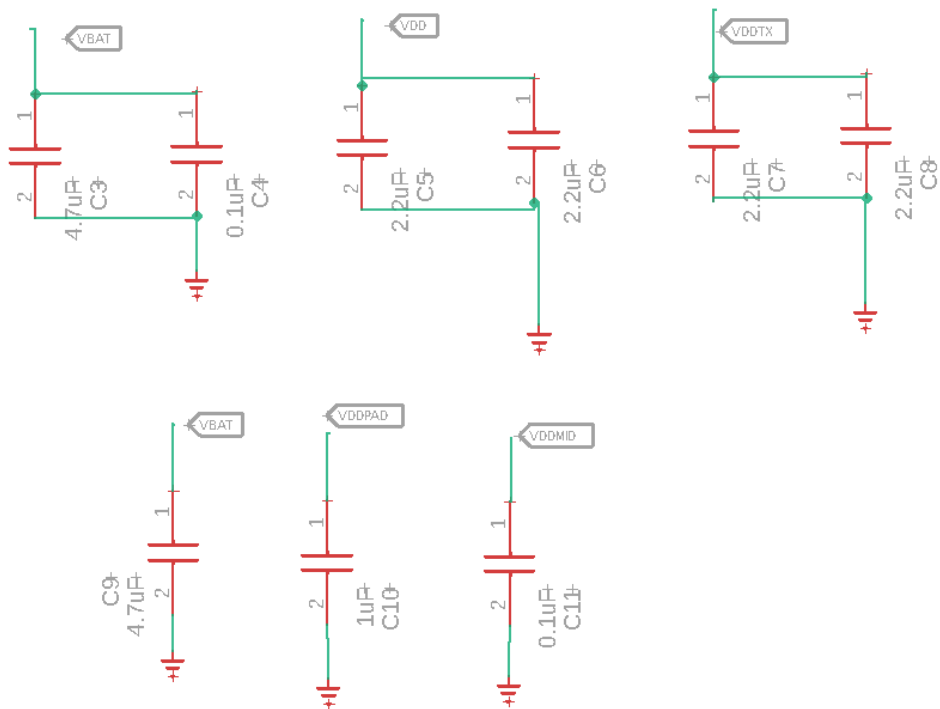
PN7160



Σχήμα 4.10: Κύκλωμα κεραίας στο χαρτί.

Σε κάθε γραμμή τάσης τοποθετούνται πυκνωτές ακολουθώντας τις οδηγίες του κατασκευαστή. Οι πυκνωτές προστατεύουν τη γραμμή από θόρυβο καθώς και μετάδοση του θορύβου σε γύρω γραμμές και κυκλώματα Σχήμα 4.11.

EXTERNAL CAPACITORS



Σχήμα 4.11: Πυκνωτές προστασίας από θόρυβο στη γραμμή.

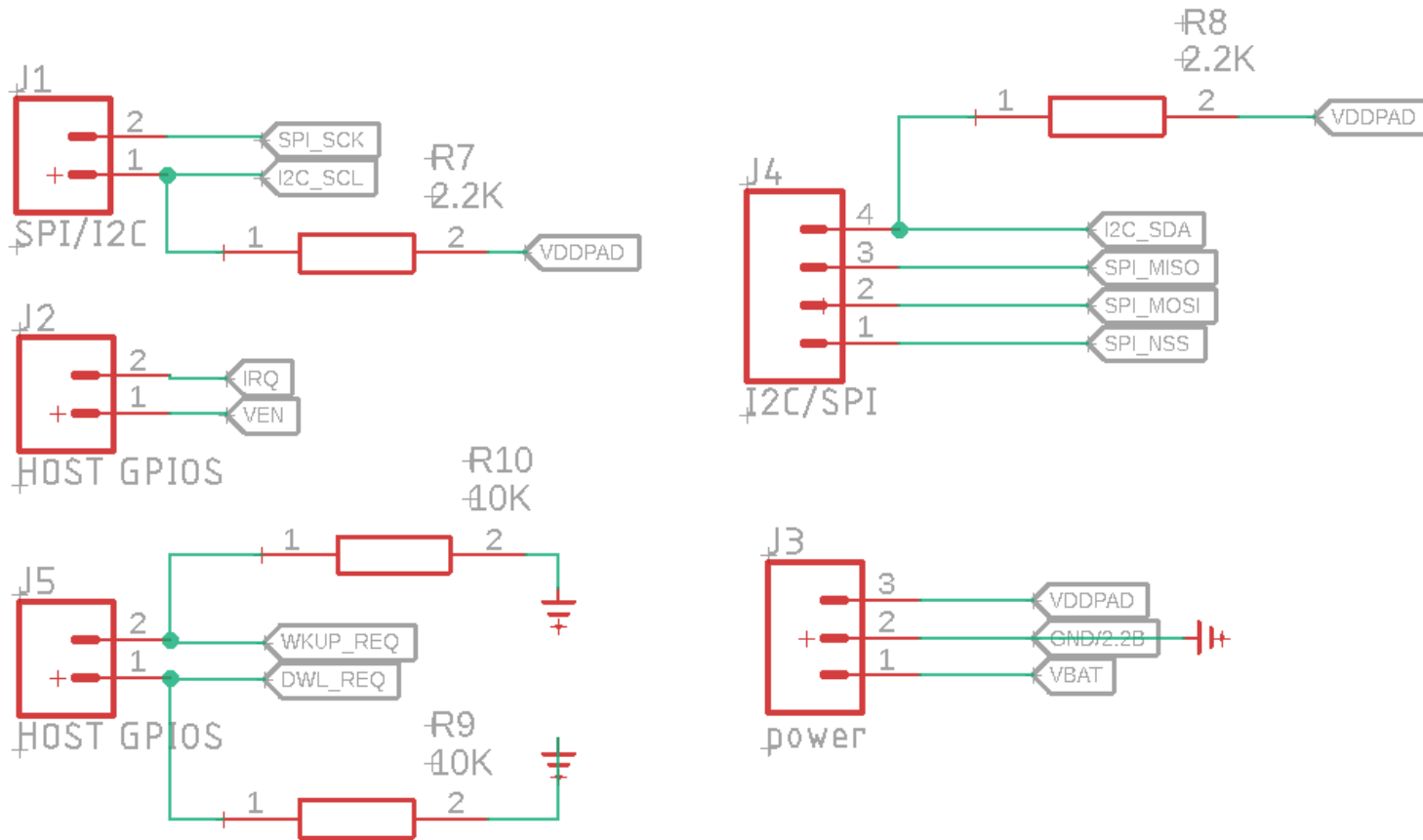
Στο Σχήμα 4.12 απεικονίζονται οι συνδέσεις στους ακροδέκτες. Στον J1 και J4 είναι συνδεδεμένοι οι ακροδέκτες των διεπαφών I2C και SPI. Για το κύκλωμα του I2C έχουμε συνδέσει δυο αντιστάσεις 2.2KΩ με την τροφοδοσία όπως αναφέρεται στο Κεφάλαιο 3.1. Στους ακροδέκτες J2 και J5 είναι συνδεδεμένα τα Host GPIOs. Η χρήση τους αναφέρεται στο Κεφάλαιο 3.5. Τέλος, στον κονέκτορ J3 είναι συνδεδεμένα οι τροφοδοσίες και τη γείωση. Οι τροφοδοσίες και Η γείωση είναι συνδεδεμένα με τον κονέκτορ? Συνδεδεμένα = κατάλληλα, συνδεδεμένα = μετοχή – ότι έχουν συνδεθεί Συμφωνά με το Κεφάλαιο 3.4 έχουμε τρεις τάσεις, τις VBAT 3.6V, VDD(UP) 3.6V και VDD(PAD) 3.3V. Χρησιμοποιείται η διαμόρφωση GF1, συνδέονται δηλαδή οι ακροδέκτες VBAT και VDD(UP).

Στο Σχήμα 4.13, παρουσιάζεται το κύκλωμα του διακόπτη για την εναλλαγή interface από I2C σε SPI και το αντίστροφο. Η εναλλαγή αυτή γίνεται κάνοντας On τους 2, 3, 5, 7 και off τους 1, 4, 6, 8 διαλέγουμε I2C. Κάνοντας off 2,3,5,7 και on 1,4,6,8 επιλεγούμε SPI.

Στο Σχήμα 4.14, παρουσιάζεται η σύνδεση των led. Χρησιμοποιούνται τα φωτάκια ως ένδειξη σωστής λειτουργίας της τάσης.

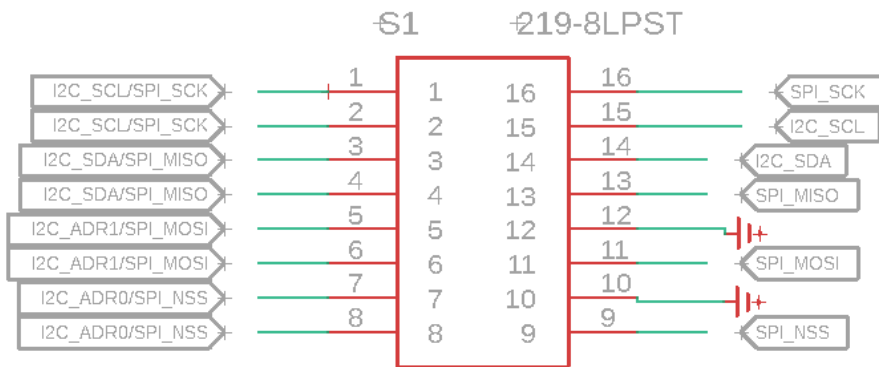
Στο Σχήμα 4.15, απεικονίζεται το σχηματικό της κεραίας, σχεδιασμένη με βάση τις προδιαγραφές του κατασκευαστή όπως αναφέρεται στο Κεφάλαιο 3.3.

CONNECTORS

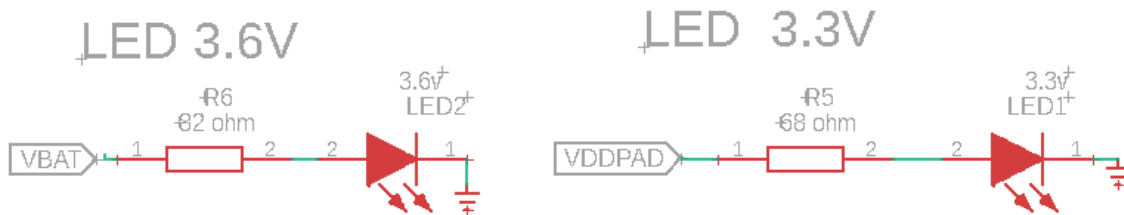


Σχήμα 4.12 : Σύνδεση κονέκτορ.

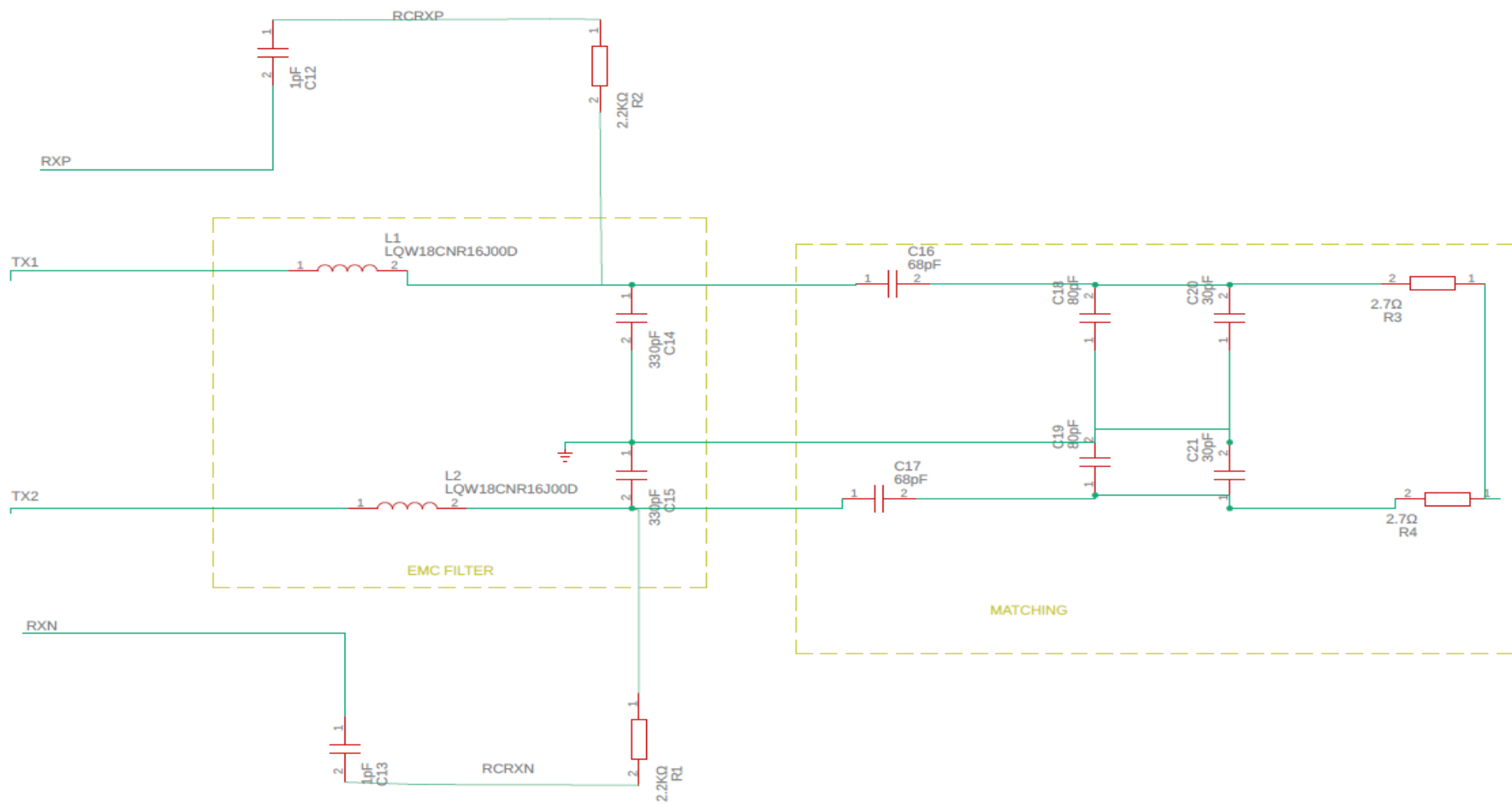
SWITCH I2C/SPI



Σχήμα 4.13: Σύνδεση διακόπτη.



Σχήμα 4.14: Σύνδεση led.



Σχήμα 4.15: Σύνδεση κεραίας.

4.2 Σχεδιασμός κυκλώματος στο «Eagle .brd (board)»

Στο «Eagle board», η πλακέτας παίρνει μορφή. Το πρώτο βήμα είναι η μηχανική σχεδίαση στο χαρτί, η εύρεση μεγέθους, ύψους ,πλάτους, μήκους, όγκου.

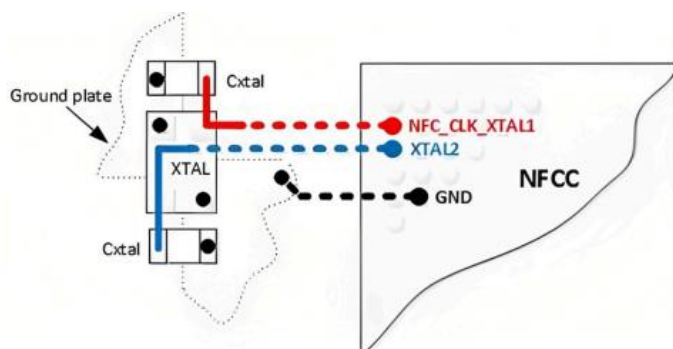
Επόμενο βήμα είναι να τοποθετηθούν πρόχειρα τα εξαρτήματα στο χαρτί και να σημειωθεί ποια εξαρτήματα και γραμμές πρέπει να είναι κοντά και ποια μακριά, ώστε να αποφευχθούν παρασιτικά φαινόμενα, θόρυβος, διασταυρώσεις σημάτων επικοινωνίας ακόμα και ρευμάτων.

Σημαντικό είναι να δοθεί προσοχή στην τοποθέτηση του κρυστάλλου Σχήμα 4.16. Ο κρύσταλλος (XTAL) πρέπει να συνδεθεί όσο το δυνατόν πιο κοντά στους ακροδέκτες Clock (CLK)1 και CLK2, καθώς είναι πολύ ευαίσθητος στην παρασιτική χωρητικότητα και στο θόρυβο:

- το XTAL μακριά από άλλα σήματα.
- περιορισμός διασταύρωσης μεταξύ των γραμμών CLK και άλλων σημάτων.

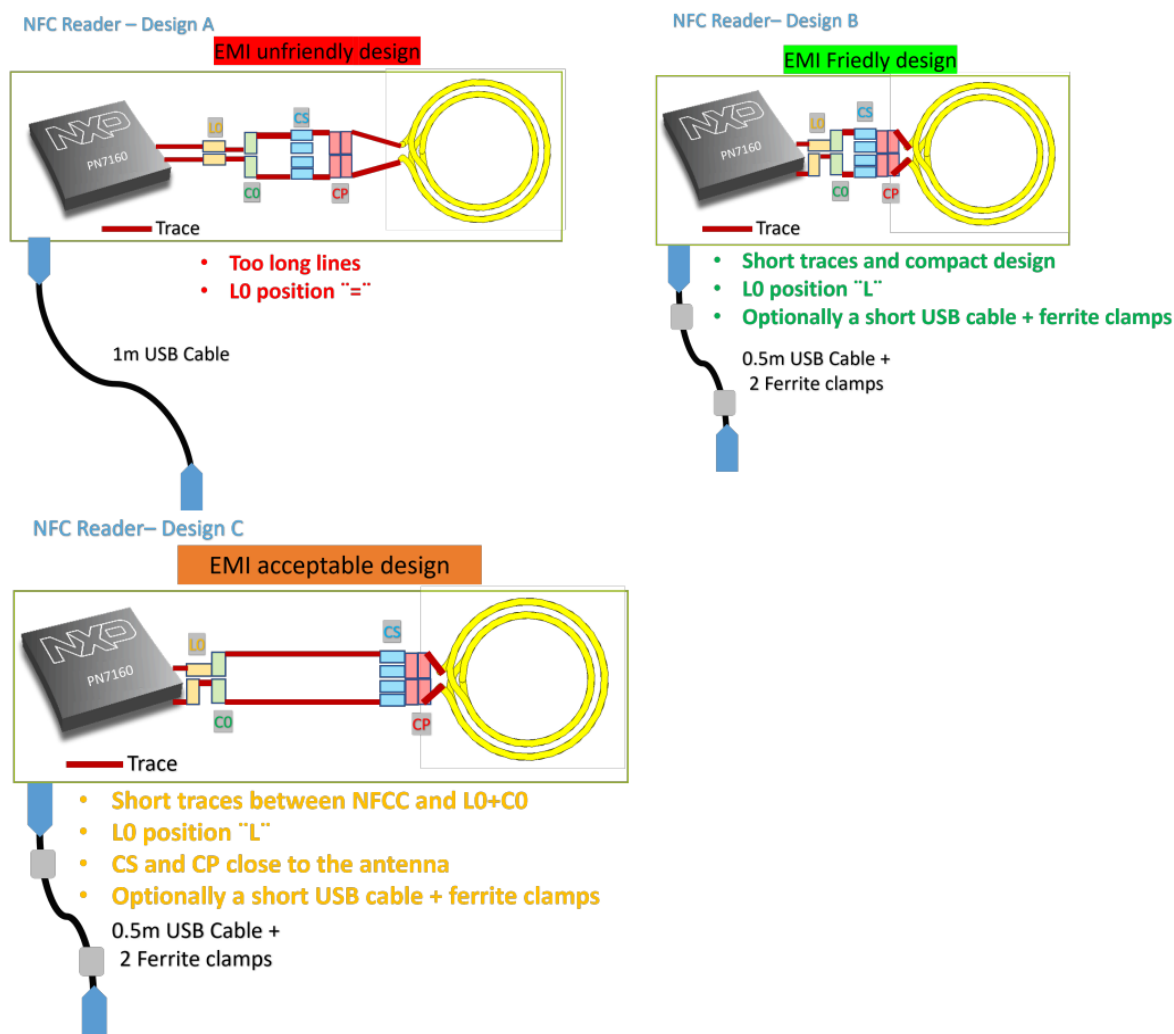
Να δοθεί προσοχή στη σύνδεση πυκνωτών φορτίου:

- Επιλογή πυκνωτή με καλή σταθερότητα θερμοκρασίας όπως το Component Obsolescence Group (COG).
- Τοποθέτηση πυκνωτών δίπλα ο ένας στον άλλον και κοντά στο XTAL.
- Αποφυγή σύνδεσής τους σε κακή γείωση (που διαταράσσεται από ρεύμα επιστροφής από άλλους λειτουργίες στην πλακέτα όπως Universal Serial Bus (USB), Power Management Unit (PWM) ή γραμμές τροφοδοσίας).



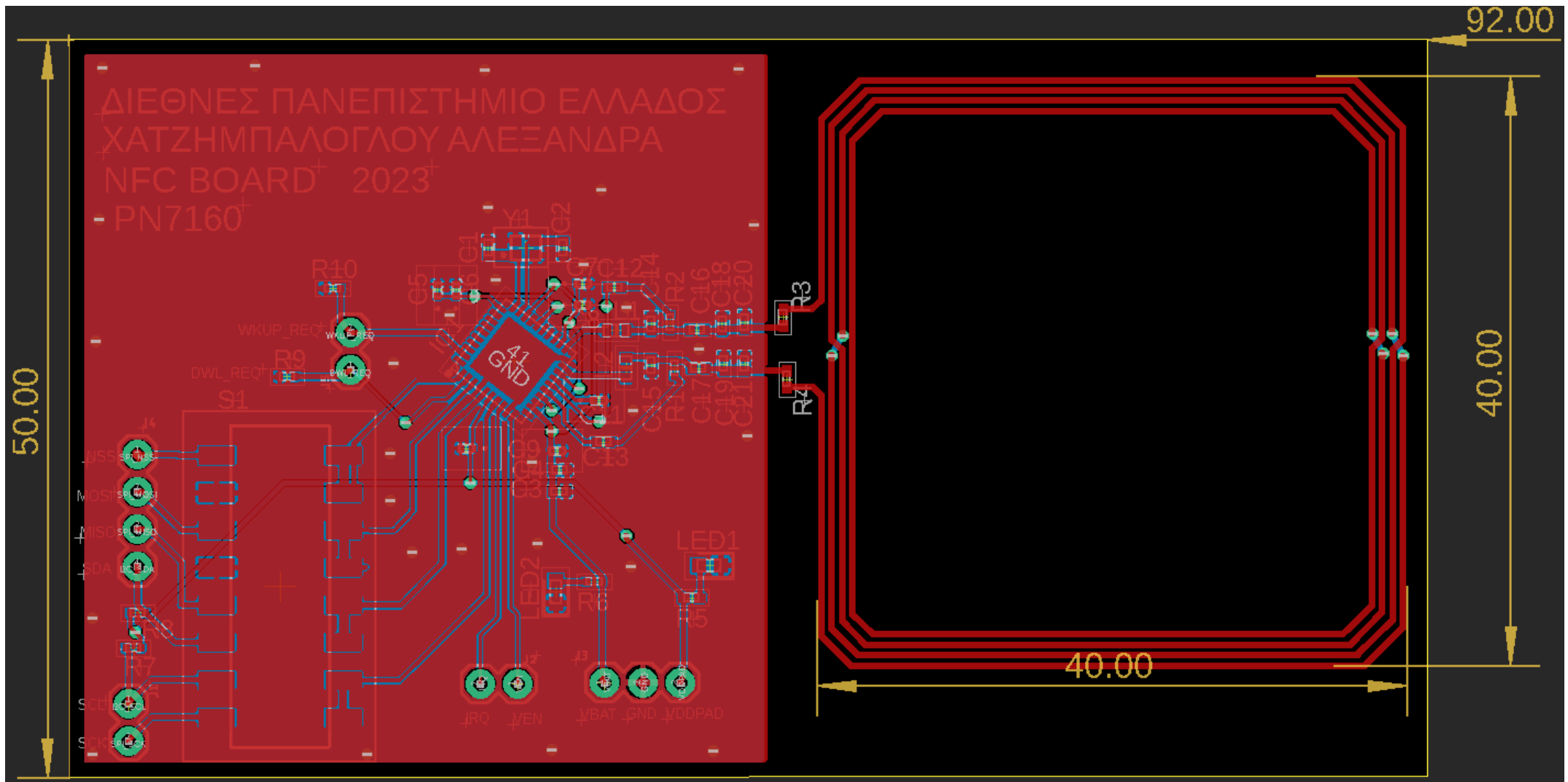
Σχήμα 4.16: Παράδειγμα σύνδεσης κρυστάλλου. Πηγή: <https://www.nxp.com/docs/en/application-note/AN12988.pdf> [15].

Μια ακόμα σημαντική παρατήρηση αφορά τις οδηγίες σχεδίασης για τη κεραία. Η κεραία πρέπει να είναι μικρότερη από 800 mm^2 σε μήκος και σε πλάτος. Επιπρόσθετα, οι ηλεκτρομαγνητικές παρεμβολές (EMI) είναι μια ανησυχία σε πολλά σχέδια Radio Frequency (RF). Έτσι, η τοποθέτηση των πυκνωτών πρέπει να είναι όσο το δυνατόν κοντά όπως απεικονίζετε στην Σχήμα 4.17.

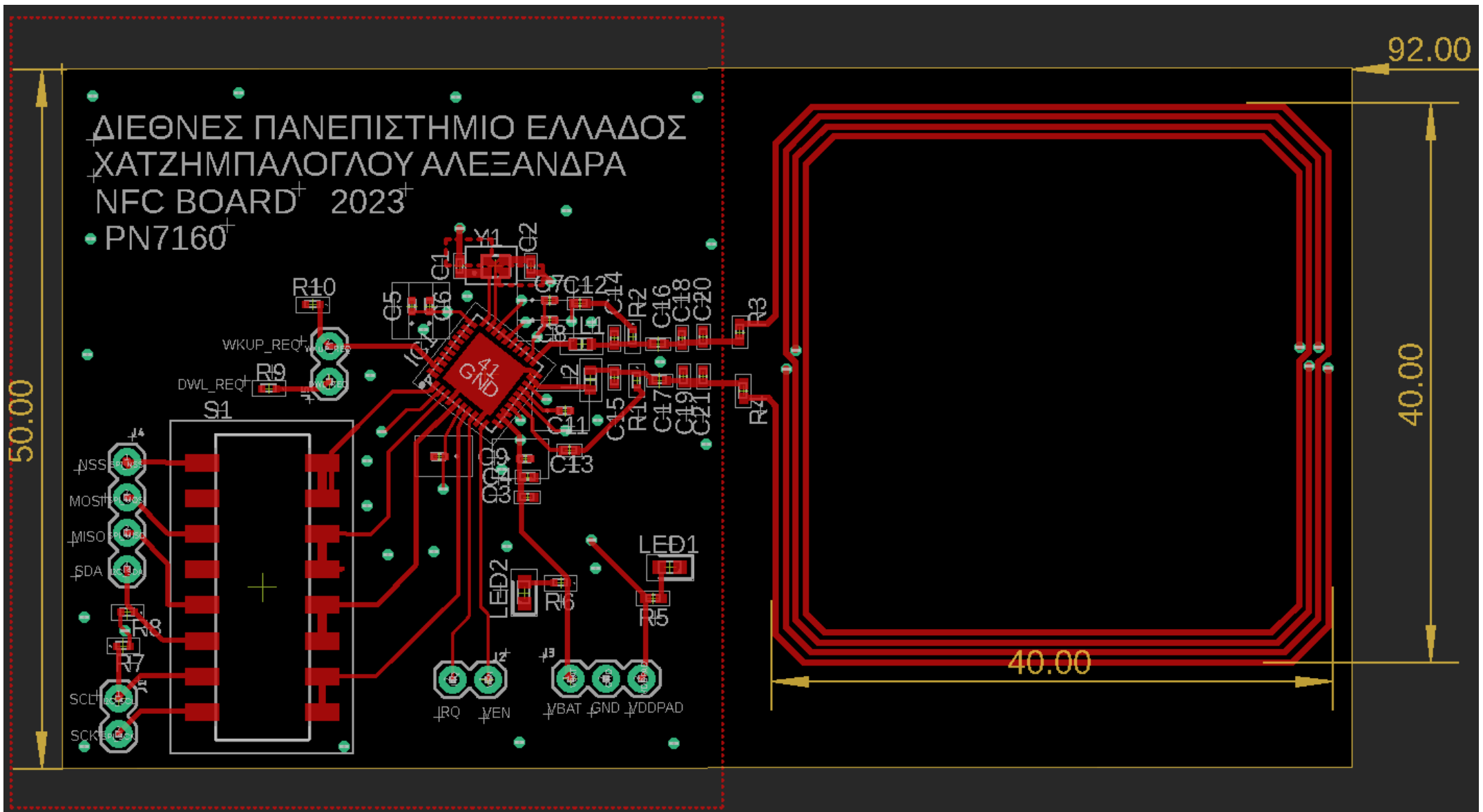


Σχήμα 4.17: Βελτιστοποίηση ηλεκτρομαγνητικών παρεμβολών. Πηγή: <https://www.nxp.com/docs/en/application-note/AN12988.pdf> [15].

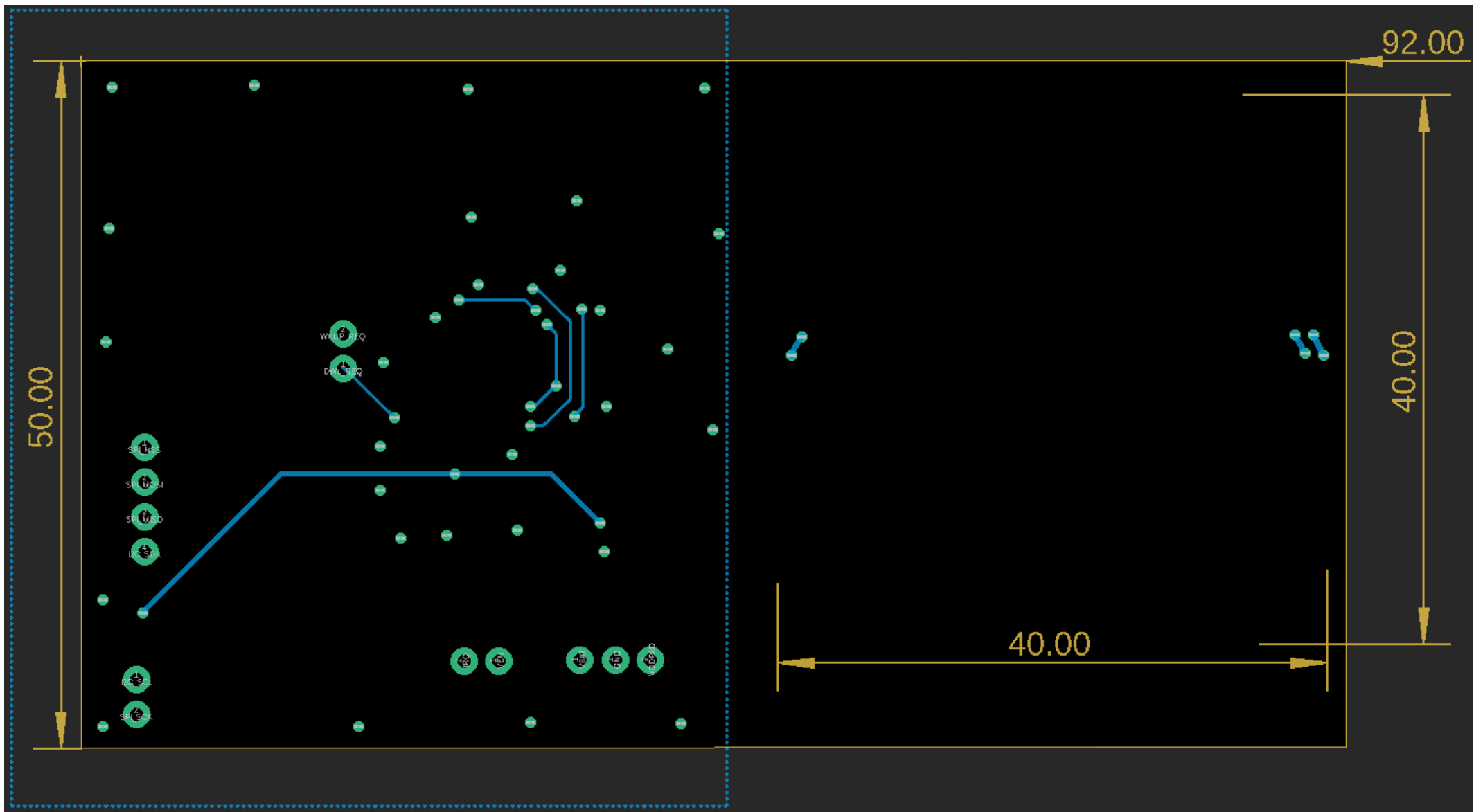
Στα Σχήματα 4.18, 4.19 και 4.20, απεικονίζεται το σχηματικό .brd της τελικής πλακέτας σύμφωνα με τις οδηγίες του κατασκευαστή.



Σχήμα 4.18: Board στο Eagle με Ratsnet.



Σχήμα 4.19: Board στο Eagle Top view χωρίς Ratsnet.

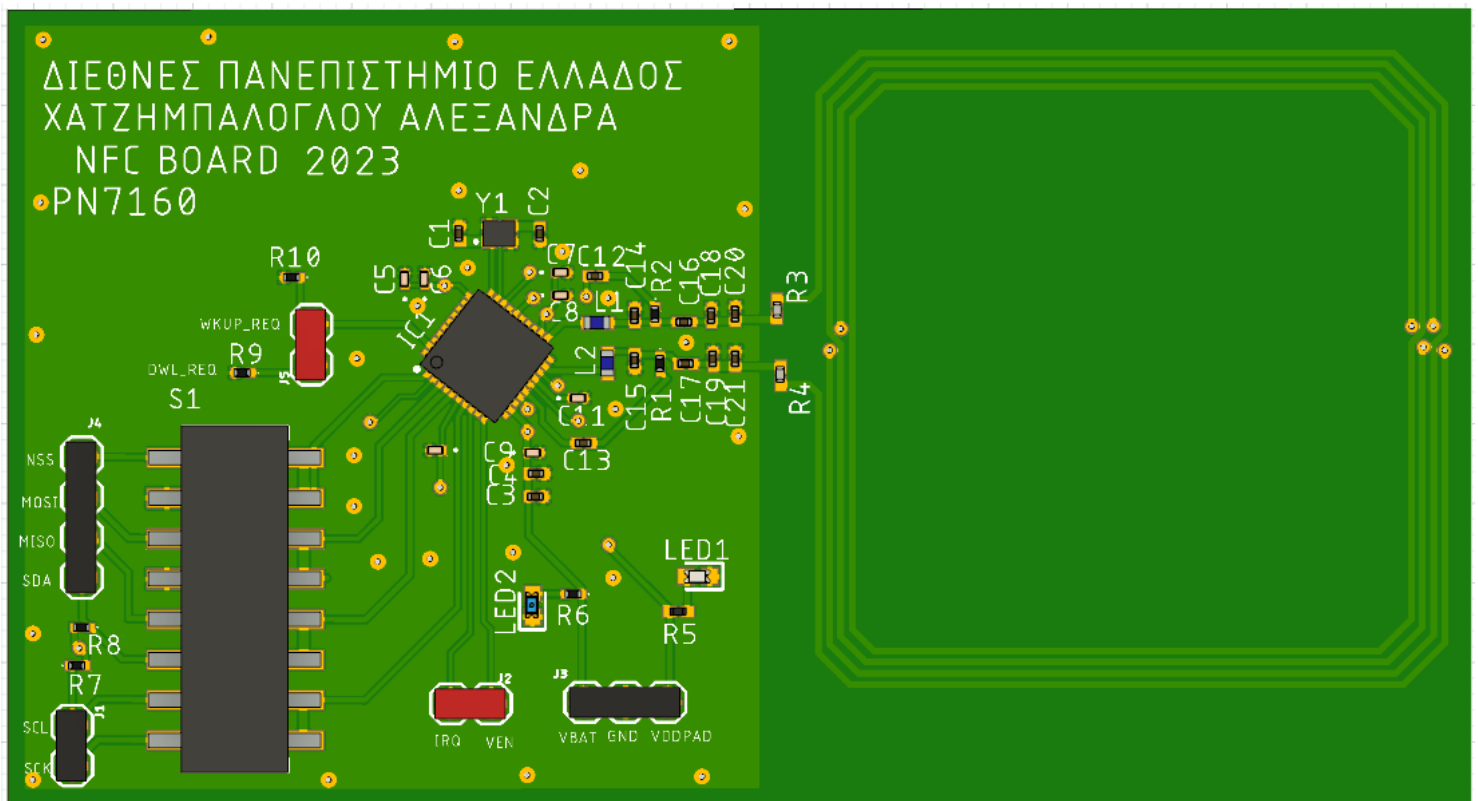


Σχήμα 4.20: Board στο Eagle Bottom view χωρίς Ratsnet.

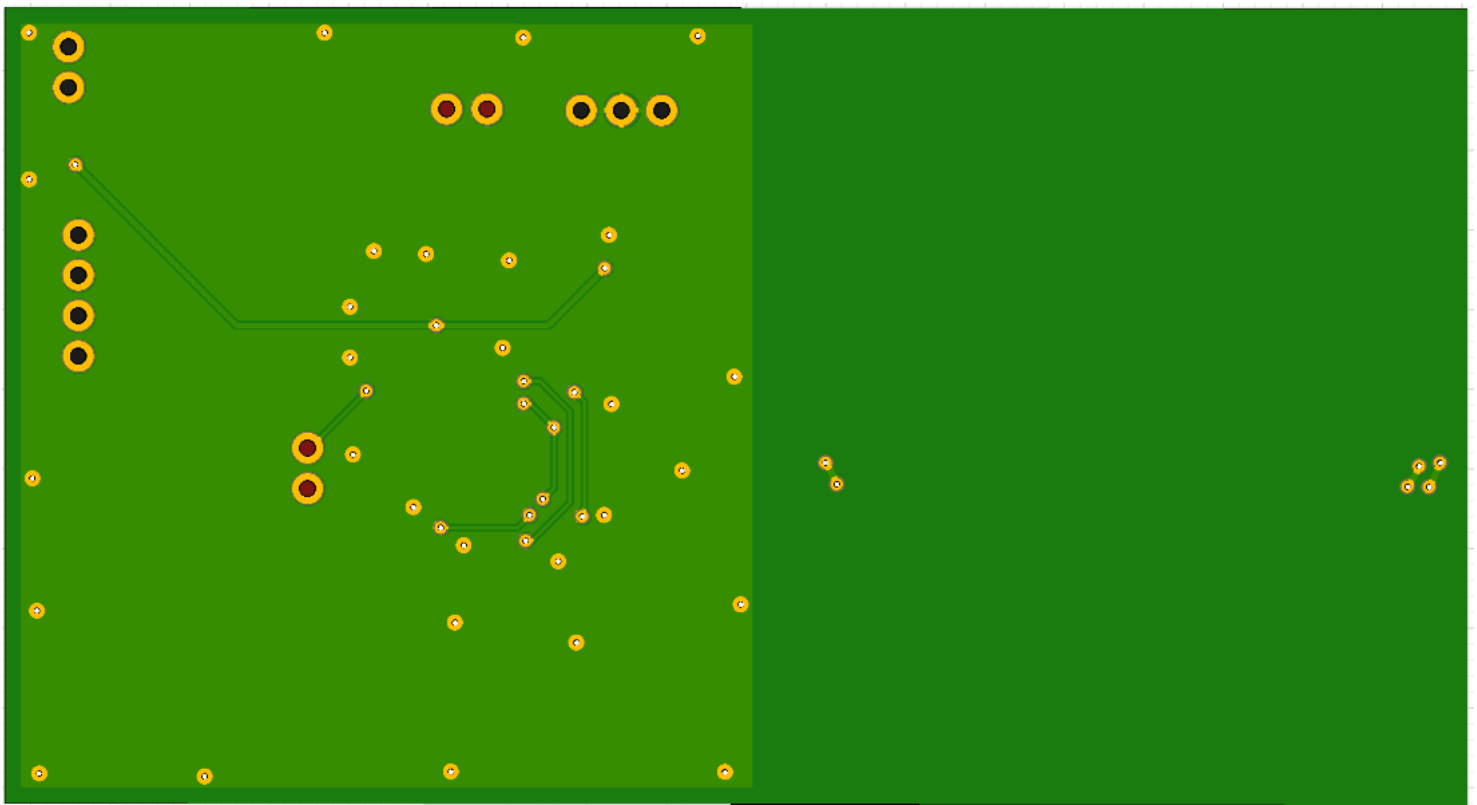
4.3 3D απεικόνιση στο «Autodesk Fusion 360»

Όπως αναφέρθηκε στην παραπάνω παράγραφο, στο «Autodesk Fusion 360» γίνεται πιο ευκολά η σχεδίαση της πλακέτας δίνοντας ύψος , μήκος , πλάτος και πάχος.

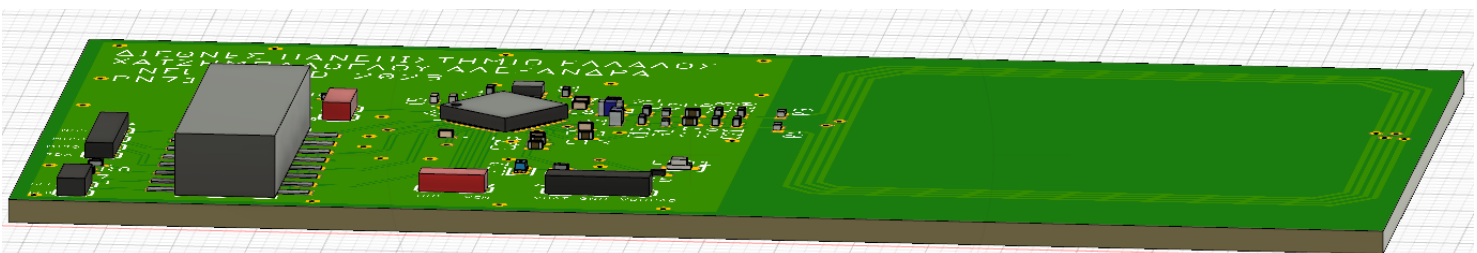
Αφού έχει ολοκληρωθεί το σχέδιο στο board, η δημιουργία πλέον είναι ένα βήμα, καθώς το «Eagle» με το «Autodesk Fusion 360» συνδέονται. Με ένα push στο «Autodesk Fusion 360», η πλακέτα έχει δημιουργηθεί αυτόματα όπως στο Σχήμα 4.21, 4.22 και 4.23.



Σχήμα 4.21: 3D ΠΑΝΩ ΟΨΗ.



Σχήμα 4.22: 3D ΠΙΣΩ ΟΨΗ.



Σχήμα 4.23: 3D ΜΠΡΟΣΤΙΝΟ ΟΨΗ.

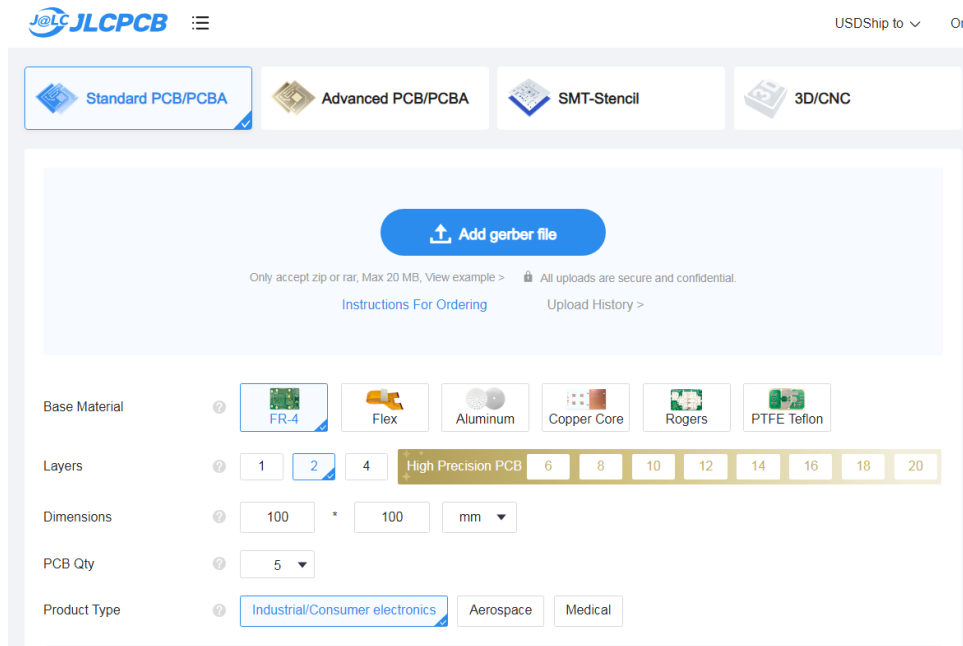
Ολοκληρώνοντας την σχεδίαση γίνεται η παραγγελία της πλακέτας στο εργοστάσιο και η συναρμολόγηση.

5 Ολοκλήρωση πλακέτας

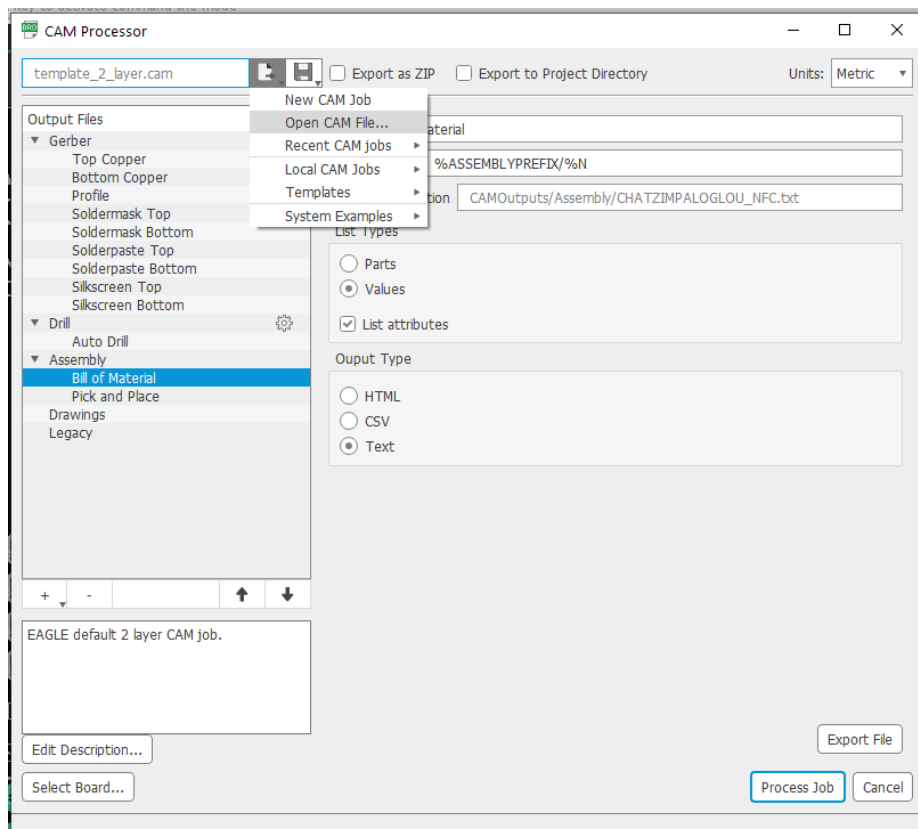
Στο Κεφάλαιο 5, αναφέρονται τα βήματα για την παραγγελία της πλακέτας σε ένα εργοστάσιο και περιγράφονται τα τελικά βήματα συναρμολόγησης.

5.1 Παραγγελία στο εργοστάσιο

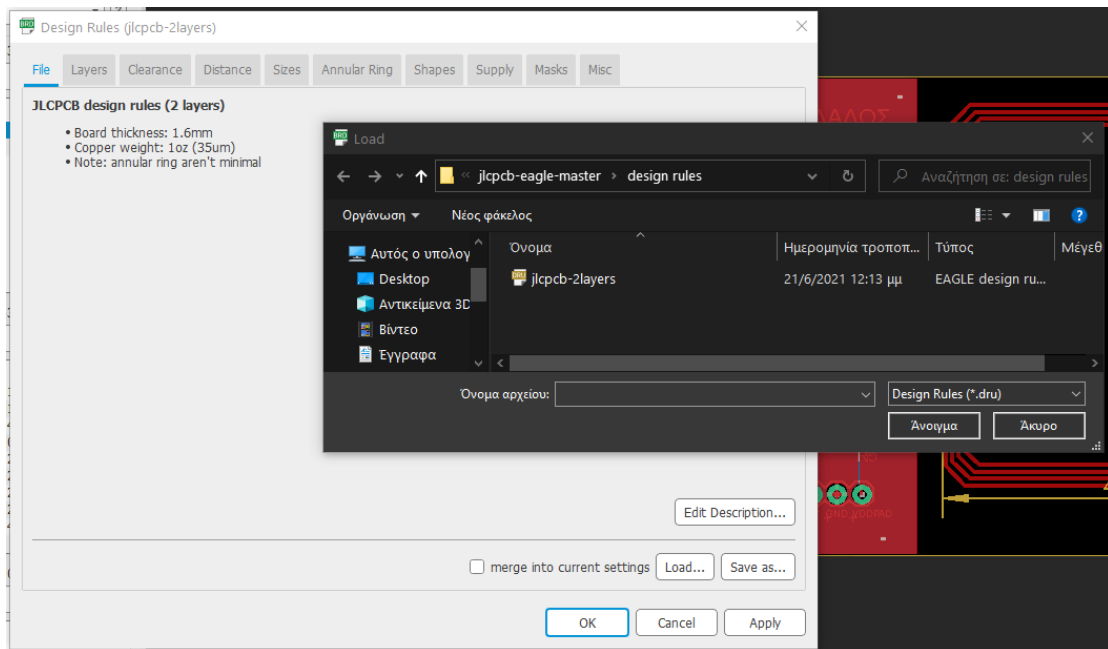
Η παραγγελία έγινε από την εταιρία «JLCPCB» και προτιμήθηκε λόγω του χαμηλού κόστους παραγωγής. Σχήμα 5.1 σελίδα της εταιρίας. Για να επιτευχθεί ορθά μια παραγγελία θα πρέπει να αρχικά να προστεθεί το αρχείο Dru file στο .dru, αρχείο Σχήμα 5.2 και Σχήμα 5.3 και έπειτα να προσθέσουμε τα επίπεδα της πλακέτας Σχήμα 5.4. Ένα αρχείο DRU λειτουργεί ως σύνολο κανόνων που καθοδηγεί τη σχεδίαση PCB, λαμβάνοντας υπόψη διάφορες τεχνικές προδιαγραφές και ανοχές. Αυτοί οι κανόνες διασφαλίζουν την ακεραιότητα και τη λειτουργικότητα του τελικού PCB, λαμβάνοντας υπόψη στοιχεία όπως τα πλάτη γραμμών, τα μεγέθη pad, η απόσταση και διάνοιξη οπών. Αυτές οι προδιαγραφές, οι οποίες παρέχονται συνήθως από κατασκευαστές PCB, πρέπει να τηρούνται αυστηρά για την επιτυχή κατασκευή PCB. Το σχέδιο πρέπει να ελεγχθεί και να προσαρμοστεί στους κανόνες αυτούς Σχήμα 5.5. Έπειτα εξάγεται και ανεβαίνει στην εφαρμογή το αρχείο Gerber, αρχείο που αποθηκεύει όλα τα δεδομένα σχήματος και θέσης για κάθε στοιχείο Σχήμα 5.6. Τα αρχεία είναι διαθέσιμα στην ιστοσελίδα κάθε εταιρίας. Το ακόλουθο βήμα είναι να προσθέσουμε αυτό το αρχείο στο σχέδιο μας, συγκεκριμένα στο .brd και στη συνέχεια να το εξάγουμε και να το προσθέσουμε στη σελίδα.



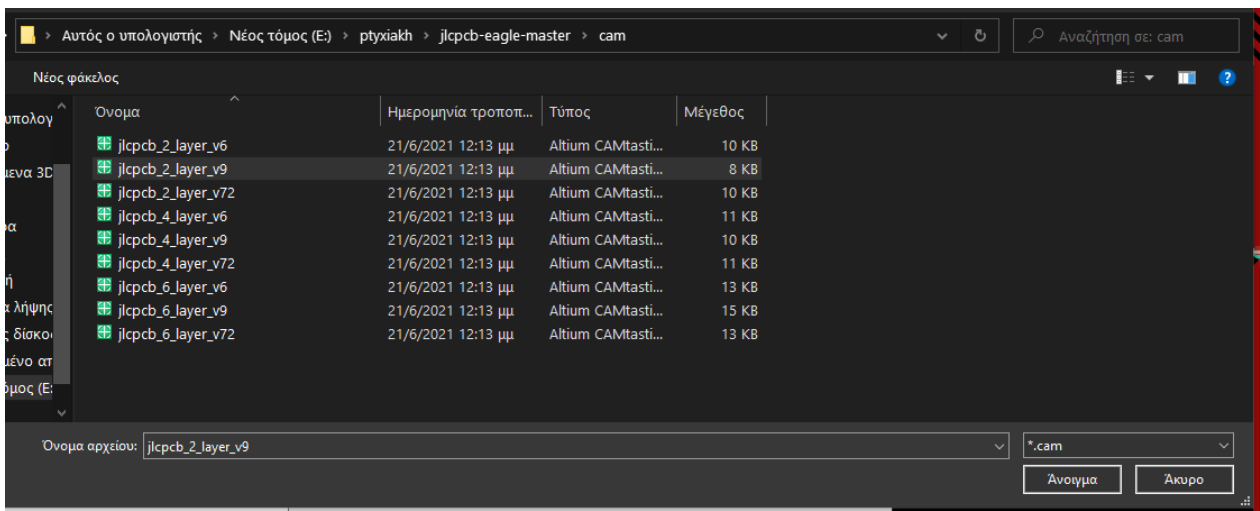
Σχήμα 5.1: Η ιστοσελίδα της εταιρίας JCL. Πηγή: <https://jlcpcb.com/parts> [1].



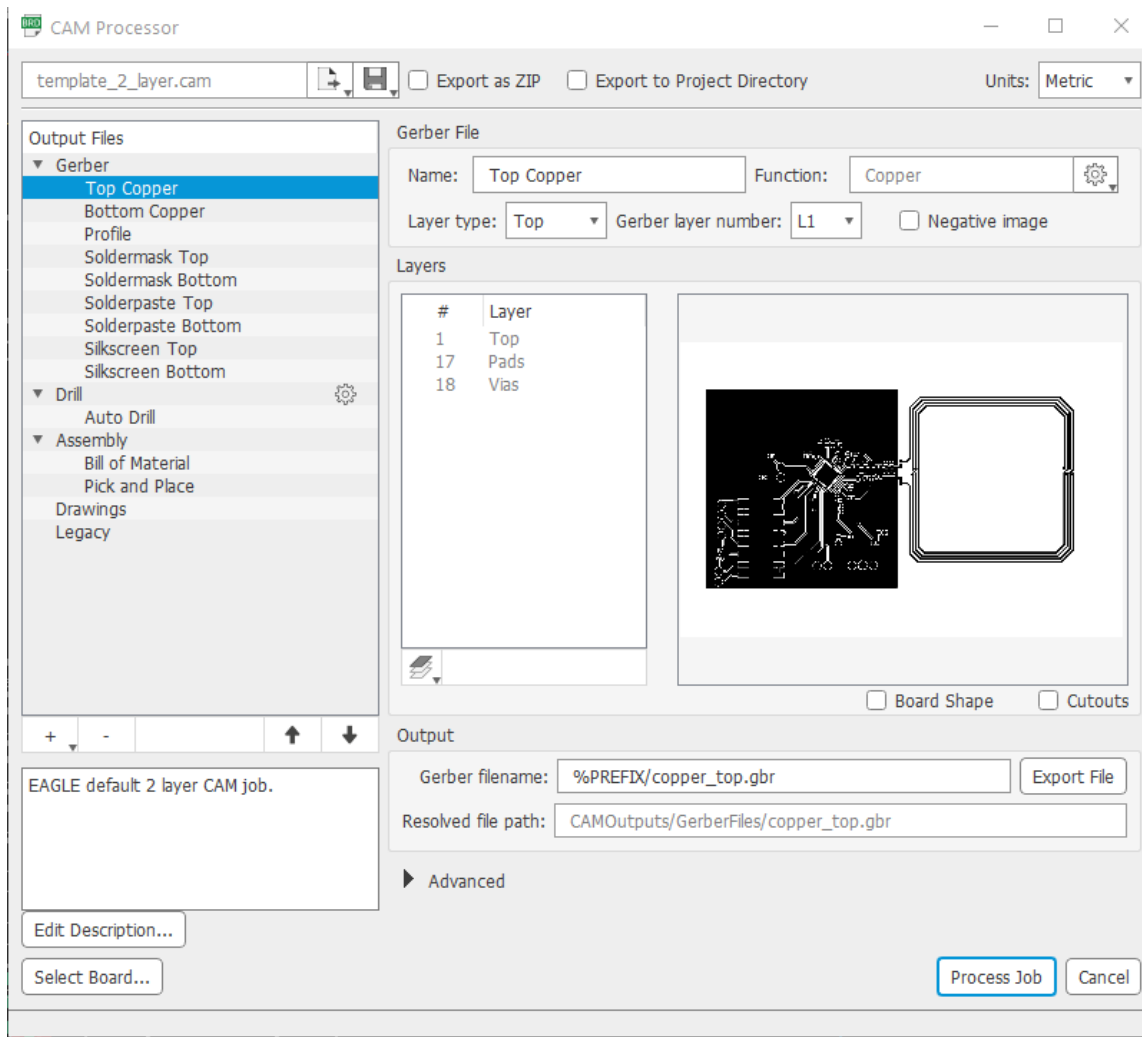
Σχήμα 5.2: brd εισαγωγή του Gerber file μέσω του cam processor, επιλέγοντας open CAM file.



Σχήμα 5.3: Ακολουθώντας τα βήματα Edit, έπειτα Design rules αναπτύσσεται το παράθυρο αυτό οπύ με Load εισάγεται το αρχείο και οι κανόνες έχουν προσθέσει και πιθανά σφάλματα εμφανίζονται.



Σχήμα 5.4: Επιλογή για 2 layer και σωστή version eagle.

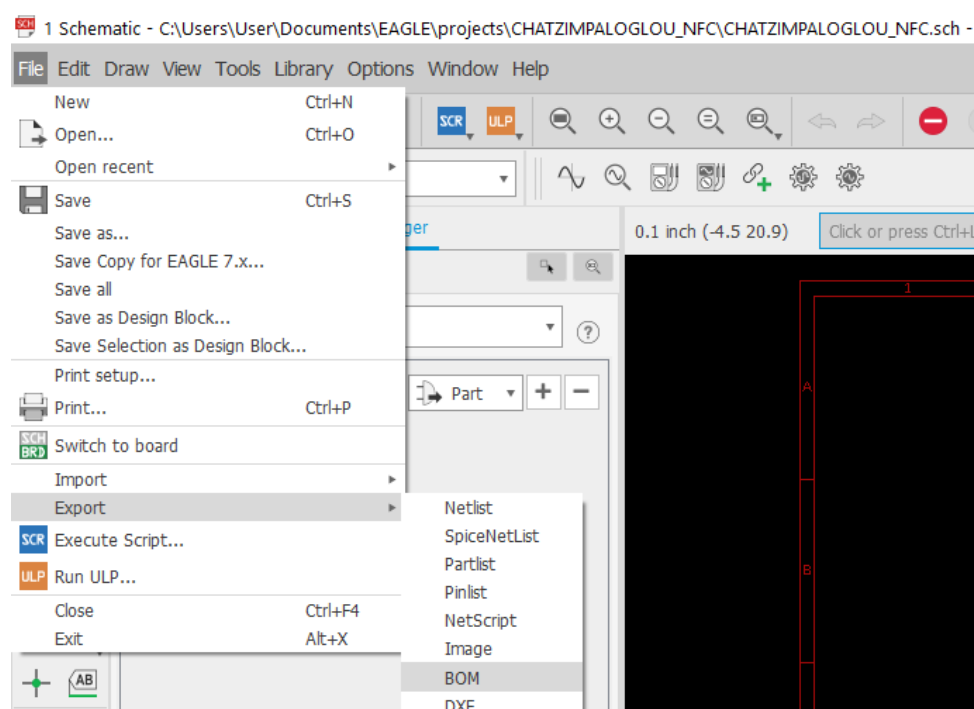


Σχήμα 5.5: Έλεγχος όλων των αρχείων εξόδου πως είναι σωστά και πατάμε process job. Στη συνέχεια δημιουργείται ένα αρχείο το οποίο και ανεβαίνει στη ιστοσελίδα του εργοστασίου.

CHATZIMPALOGLOU_NFC	8/11/2023 7:09 μμ	EAGLE schematic	329 KB
CHATZIMPALOGLOU_NFC_2023-11-09	9/11/2023 4:54 μμ	Αρχείο συμπίεση...	169 KB
eagle	9/11/2023 7:01 μμ	EAGLE project file	43 KB

Σχήμα 5.6: Αρχείο Gerber. Έτσι το συμπιεσμένο αρχείο ανεβαίνει στο Σχήμα 5.5.

Σημαντική σημείωση είναι ο τελικός έλεγχος της πλακέτας. Αφού ανέβουν τα αρχεία, εμφανίζεται μια προσομοίωση της πλακέτας την οποία πρέπει να ελέγξουμε. Αφού τσεκάρουμε και συμπληρώσουμε τις προδιαγραφές της πλακέτας, τελικό βήμα είναι η παραγγελία των υλικών για τη συναρμολόγηση της πλακέτας. Η παραγγελία έγινε από τη εταιρία «Mouser» με βάση το αρχείο BOM.



Σχήμα 5.7: Εξαγωγή αρχείου BOM.

5.2 Συναρμολόγηση πλακέτας

Αφού έρθουν οι πλακέτες από το εργοστάσιο, ο πρώτος έλεγχος είναι οπτικός. Ο έλεγχος στο μικροσκόπιο των συνδέσεων γίνεται για να αποφευχθεί είτε κάποιο πιθανώς ασύνδετο εξάρτημα είτε για να φανεί αν έχει περάσει σωστά η γείωση στα επιλεγμένα σημεία ή ακόμη για να δούμε αν έχει κοπεί κάποια γραμμή.

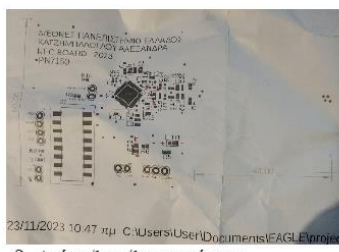
5.2.1 Υλικά

Για την συναρμολόγηση χρειάζεται:

1. Το stencil του σχεδίου Σχήμα 5.1.α.
2. Εκτυπωμένο το board , θα πρέπει να δείχνει την οριοθέτηση των εξαρτημάτων, καθώς και της ονομασίες αυτών Σχήμα 5.1.β.
3. Solder Paste Stencil Printer Σχήμα 5.1.γ.
4. Solder past Σχήμα 5.1.δ
5. Σπάτουλες. Σχήμα 5.1.ε.
6. Tweezers Σχήμα 5.1.ζ.
7. Μεγεθυντικό φακό ή κάμερα μικροσκοπίου που συνδέεται στον υπολογιστή Σχήμα 5.1.η.
8. Τα εξαρτήματα.



α. Stencil σχεδίου.



β. Διάταξη εξαρτημάτων.



γ. Stencil printer.



δ. Πάστα κολλήσεων.



ε. Σπάτουλες.



η. Μικροσκόπιο.

E-Z Pik Tweezers				
Item Number	Thumbnail	Item Name	Pattern	Length
18013EZ		E-Z Pik Tweezers AA	AA	5in/130mm
18031EZ		E-Z Pik Tweezers OO	OO	4.75in/120mm
18049EZ		E-Z Pik Tweezers 2A	2A	4.5in/115 mm
18056EZ		E-Z Pik Tweezers 3C	3C	4.25in/110mm
18065EZ		E-Z Pik Tweezers 5	5	4.25in/110mm
18072EZ		E-Z Pik Tweezers 7	7	4.75in/120mm

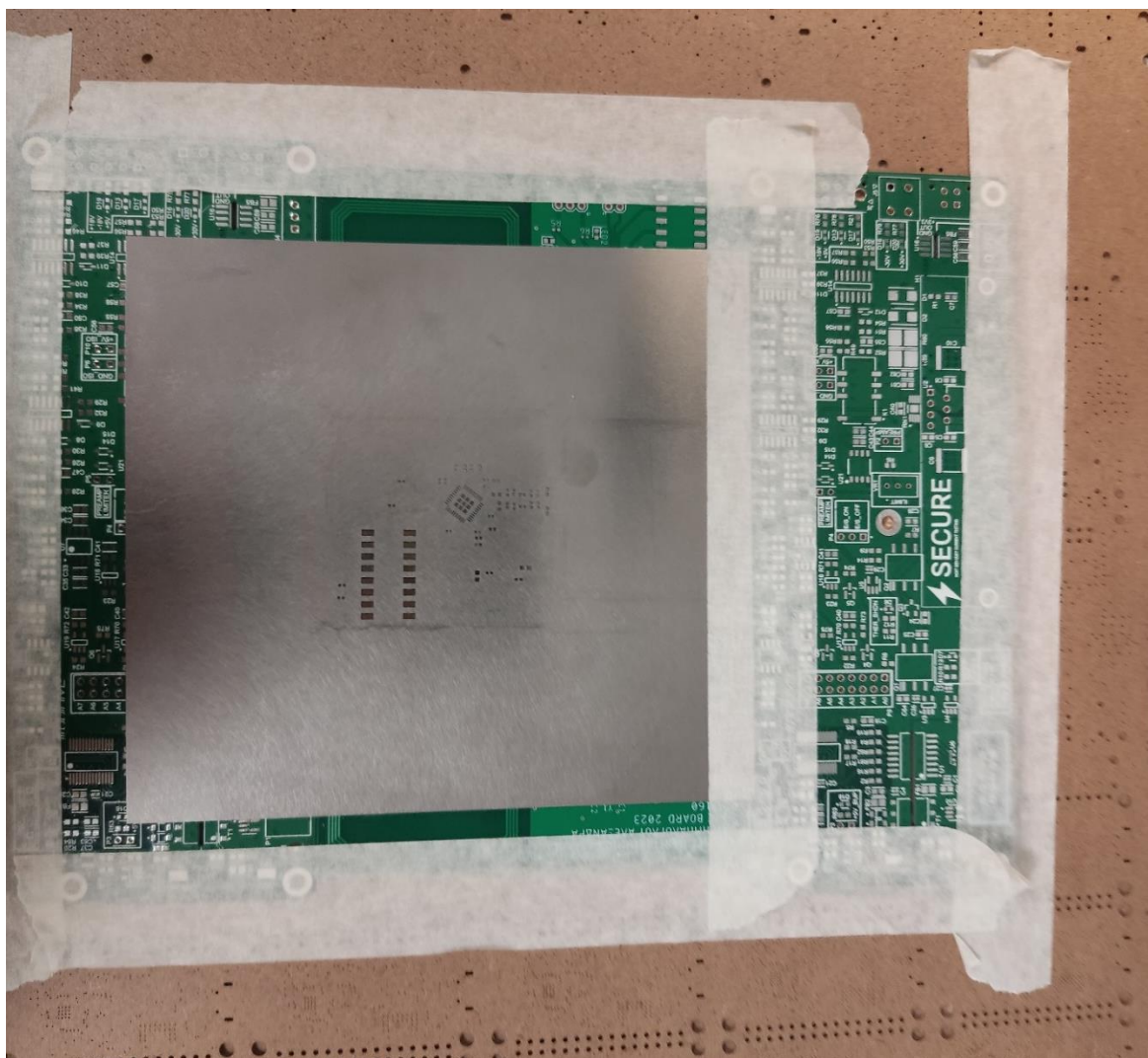
ζ. Τσιμπίδες.

Σχήμα 5.8: α. Stencil σχεδίου, β. Διάταξη εξαρτημάτων, γ. Stencil printer, δ. Πάστα κολλήσεων. Πηγή: <https://i.ebayimg.com/images/g/r2wAAOSwnQhim6CS/s-11200.webp> [22], ε. Σπάτουλες. Πηγή: <https://vida.gr/images/detailed/31/spatoules-atsalines-4.png> [23], ζ. Τσιμπίδες. Πηγή: https://gr.mouser.com/images/marketingid/2020/microsites/165531795/2020-02-10_11-05-57.png [24], η. Μικροσκόπιο.

5.2.2 Βήματα συναρμολόγησης

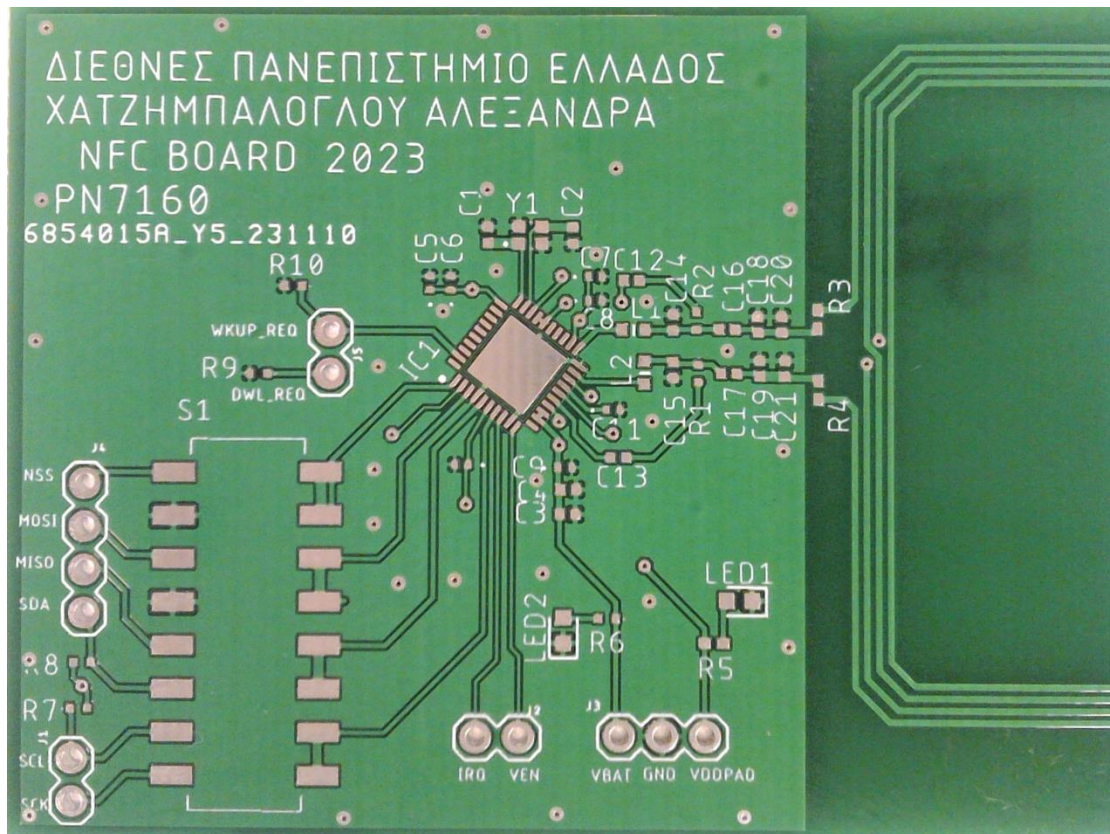
Ακολουθούν τα βήματα συναρμολόγησης, με εικόνες και βίντεο:

1. Καθαρίζουμε καλά την επιφάνεια εργασίας με οινόπνευμα.
2. Τοποθετούμε το stencil, στο stencil printer και τεντώνουμε και από τις δυο πλευρές.
3. Στον ενδιάμεσο μέρος του stencil τοποθετούμε την πλακέτα. Κλείνοντας το καπάκι επιβεβαιώνουμε με τον φακό αν οι οπές του stencil printer βρίσκονται στα σημεία κόλλησης. Αν όχι, προσαρμόζουμε την πλακέτα στην σωστή θέση και ξανά ελέγχουμε Σχήμα 5.9.



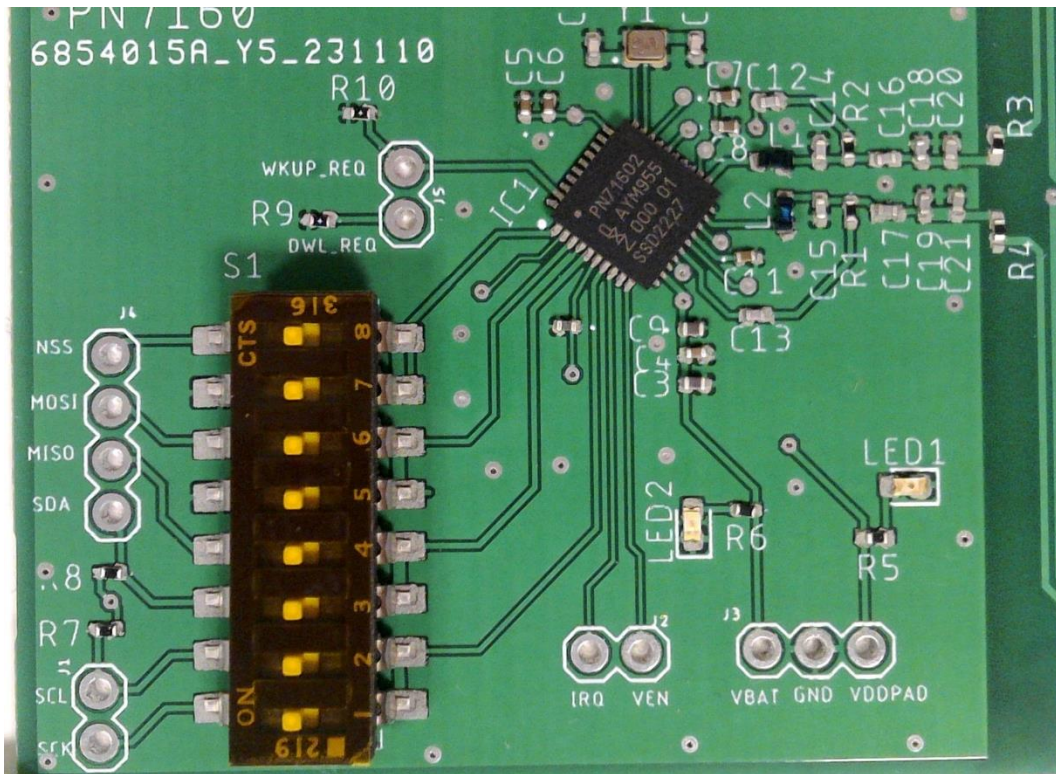
Σχήμα 5.9: Στερέωση πλακέτας για την εφαρμογή της πάστας.

4. Με τη βοήθεια της σπάτουλας, απλώνουμε την παστά στο stencil printer. Η περίσσεια ποσότητα αφαιρείται.
5. Με γρήγορη και σταθερή κίνηση σηκώνουμε το stencil printer.
6. Αφαιρούμε την πλακέτα από το stencil printer και ελέγχουμε στο φακό αν έχει περαστεί η παστά σε όλα τα απαραίτητα σημεία Σχήμα 5.10.



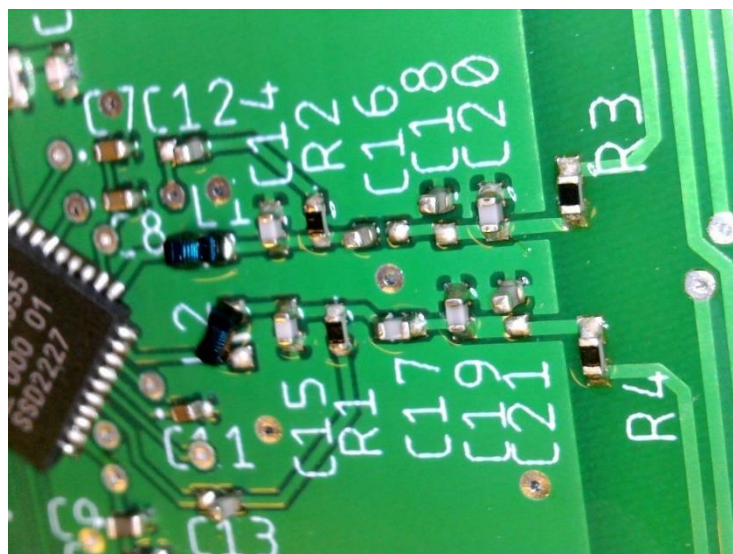
Σχήμα 5.5: Έλεγχος για το πέρασμα της πάστας.

7. Τοποθετούμε προσεκτικά στη πλακέτα τα εξαρτήματα στη θέση τους σύμφωνα με το σχέδιο που έχει εκτυπωθεί Σχήμα 5.11.

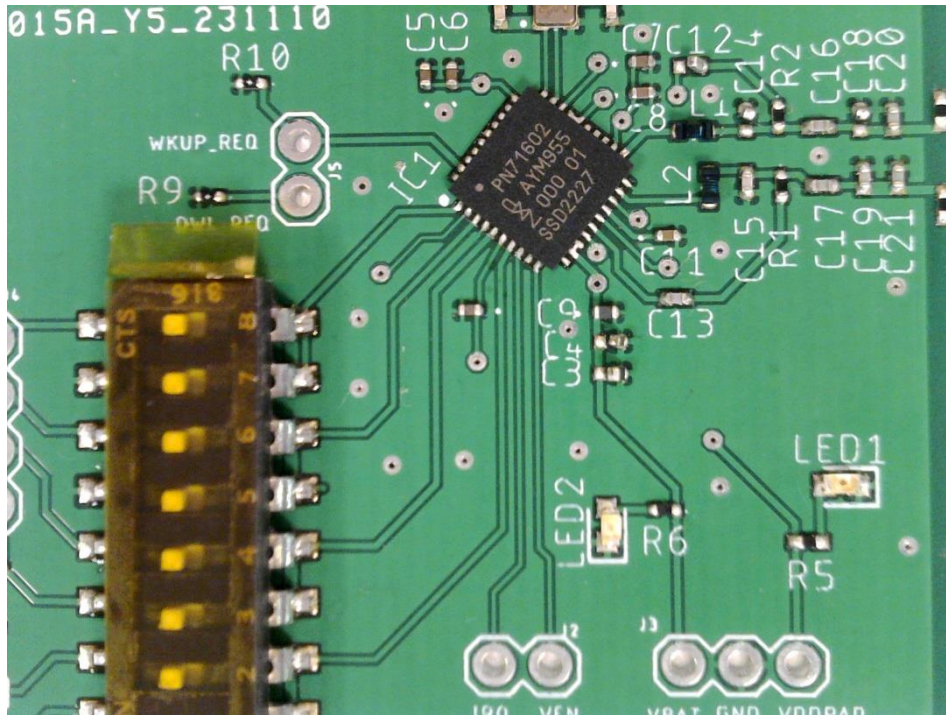


Σχήμα 5.6: Έλεγχος στην τοποθέτηση των εξαρτημάτων.

8. Επανατοποθετούμε με προσοχή την πλακέτα στο σκεύος που θα ψηθεί.
9. Η πλακέτα ψήνεται σε συγκεκριμένους χρόνους: όταν αρχίζουν να γυαλίζουν οι επαφές των εξαρτημάτων η πλακέτα έχει ψηθεί.
10. Αφαιρούμε και τοποθετούμε σε μια καθαρή επιφάνεια ώστε να κρυώσουν.
11. Ελέγχουμε τις κολλήσεις στο μικροσκόπιο Σχήμα 5.12 και διορθώνουμε τις κολλήσεις με το κολλητήρι Σχήμα 5.13.



Σχήμα 5.72: Έλεγχος κολλήσεων μετά το ψήσιμο στον φούρνο.



Σχήμα 5.83: Διόρθωση κολλήσεων και επανέλεγχος.

Επιβεβαιώνουμε πως η πλακέτα είναι λειτουργική: η τάση έχει σωστή τιμή, δεν υπάρχουν κομμένες γραμμές, υπάρχει παντού σωστά η γείωση, σήματα δεν παρεμβάλουν το ένα το άλλο, δεν υπάρχουν παρασιτικά φαινόμενα, θόρυβος, τα εξαρτήματα είναι σωστά τοποθετημένα. Είμαστε έτοιμοι για τον τελευταίο έλεγχο τον πειραματικό έλεγχο.

6 Πειράματα ελέγχου λειτουργίας

Τελευταίο στάδιο της δημιουργίας μιας πλακέτας είναι ο πειραματικός έλεγχος.

Διαπιστώνουμε αν η πλακέτα μας είναι σωστή ή λανθασμένη.

6.1 Έλεγχος βραχυκύκλωσης

Πρώτος και βασικός έλεγχος είναι ο έλεγχος ανάμεσα στην τροφοδοσία και τη γείωση, οι οποίες πρέπει να μην ενώνονται. Τα αποτελέσματα αυτού του ελέγχου παρουσιάζονται στον Πίνακα 6.1.

	3.3V- 3.6V	3.3V- GND	3.6V- GND	CLKIN- CLKOUT	ANT1- ANT2
Βραχυκύκλωμα	OXI	OXI	OXI	OXI	OXI

Πίνακας 6.1: Στον πίνακα διαπιστώνεται πως δεν υπάρχει βραχυκύκλωμα ανάμεσα στις Γραμμές Τάσης και γείωσης, είσοδο- έξοδος κρυστάλλου και στα σήματα κεραίας. Τα αποτελέσματα οδηγούν στο συμπέρασμα πως έχει γίνει σωστά η διαδικασία τοποθέτησης εξαρτημάτων.

6.2 Έλεγχος τάσεων

Αφού δεν υπάρχει βραχυκύκλωμα στην πλακέτα, επόμενο βήμα είναι η μέτρηση των τάσεων 3.3V και 3.6V Πίνακας 6.2. Εάν υπήρχε διαφορετική ένδειξη, πιθανώς κάποιο βραχυκύκλωμα που δεν ελέγχθηκε σωστά ή να μην πατάει κάποιο ποδαράκι σωστά από το τσιπάκι ή αντίσταση ή πυκνωτή, οδηγούν στον επανέλεγχο της πλακέτας στο μικροσκόπιο με τη βοήθεια του πολυμέτρου.

	3.3V	3.6V
Τάση	3.29V	3.5V

Πίνακας 6.2: Στον πίνακα αναγράφονται οι τιμές των τάσεων οι οποίες συμφωνούν με τις επιθυμητές. Οι τιμές μετρήθηκαν με πολύμετρο και καταγράφηκαν με επιτυχία.

Σημαντικό είναι να γνωρίζουμε την εξέλιξη της τεχνολογίας αυτής, αλλά και να δώσουμε μια πρόταση εξέλιξης.

7 Ματιά στο μέλλον: προτάσεις βελτίωσης

Στο Κεφάλαιο 7, παρουσιάζεται η εξέλιξη τεχνολογίας από το NFC Forum και ακολουθεί πρόταση εξέλιξης της σχεδίασης της πλακέτας.

7.1 Εξελίξεις στις εμπλεκόμενες τεχνολογίες

Το NFC Forum αποκάλυψε τη συνέχεια βασικά σχέδια και ερευνητικές προσπάθειες μέχρι το 2028.[17].

Οι πέντε βασικές προτεραιότητες του φόρουμ περιλαμβάνουν:

- 1. Αυξημένη ισχύς για ασύρματη φόρτιση NFC.**
Αύξηση ασύρματης φόρτισης NFC από έως και 1 watt ισχύς σε έως και 3 Watt.
- 2. Αυξημένη εμβέλεια.**
Αύξηση σύνδεσης σε λειτουργία εύρους 5 χιλιοστών. Βελτιώνοντας τη χρηστικότητα και μειώνοντας την ακρίβεια που απαιτείται για την ευθυγράμμιση της κεραίας.
- 3. Πάτημα πολλαπλών χρήσεων.**
Βελτίωση της ανέπαφη εμπειρίας χρήστη υποστηρίζοντας πολλές ενέργειες με ένα μόνο πάτημα.
- 4. Εκσυγχρονισμός της επικοινωνίας από συσκευή σε συσκευή.**
Βασισμένο για smartphone με δυνατότητα NFC να διαθέτουν λειτουργία Σημείου Πώλησης (SoftPOS), επιτρέποντας σε επιχειρήσεις ή ιδιώτες να λαμβάνουν πληρωμές οπουδήποτε.
- 5. Επέκταση της ικανότητας του NFC για κοινή χρήση μορφών δεδομένων που απαιτούνται για τη βιωσιμότητα.**
Διαμοιράζεται δεδομένα σχετικά με τη σύνθεσή και τους τρόπους με τους οποίους μπορεί να ανακυκλωθεί ένα προϊόν.

7.2 Προτεινόμενες βελτιώσεις

Η πλακέτα δημιουργήθηκε χωρίς τον μικροελεγκτή επάνω, γεγονός που καθιστά την πλακέτα ως στόχο (target). Παρέχει δυο διαφορετικές διεπαφές I2C και SPI με τις οποίες μπορεί να συνδεθεί στον μικροελεγκτή και να ελεγχτεί μέσω αυτού. Για να χρησιμοποιηθεί, πρέπει να συνδέσουμε με καλώδια την πλακέτα σε κάποιον επεξεργαστή-μικροελεγκτή, που με τη βοήθεια του προγραμματίζονται ποικίλες εφαρμογές. Μια πρόταση βελτίωσης λοιπόν είναι να δημιουργηθεί πλακέτα με τον μικροελεγκτή επάνω, δημιουργώντας έτσι την ευκαιρία για διάφορες εφαρμογές όπως να στέλνει ή να λαμβάνει πληροφορίες και να τις αποθηκεύει. Καθιστά την πλακέτα επίσης πιο εύχρηστη, με λιγότερα καλώδια και συνδέσεις.

Ακολουθεί η λίστα υλικών που χρησιμοποιήσαμε για την πλακέτα καθώς και το κόστος αυτών.

Παράρτημα: Λίστα υλικών κατασκευής και αριθμών παραγγελίας τους

Στο Κεφάλαιο αυτό παρουσιάζεται η λίστα υλικών καθώς και το συνολικό κόστος.

Qty	BOARDS	TOTAL QNT	Unit Price	PRICE	Value	Package	Parts	Description	Mfr. NAME	Mfr. No	MOUSER_PRICE-STOCK
1	4	4	8,00 €	32,00 €		HVQFN-40	IC1	NFC/RFID Tags & Transponders NFC Plug and Play Controller with Integrated Firmware and NCI Interface	NXP	PN7160B1HN/C100E	https://www.mouser.co.uk/ProductDetail/NXP-Semiconductors/PN7160B1HN-C100E?qs=A6eO%252BMLsxmRc%2FNGOEQIOmg%3D%3D
1	5	5	0,28 €	1,40 €			Y1	Murata 27.12MHz Crystal Unit +/-30ppm SMD 4-Pin 2 x 1.6 x 0.65mm	Murata Electronics	XRCGB27M120F3M10R0	https://www.mouser.co.uk/ProductDetail/Murata-Electronics/XRCGB27M120F3M10R0?qs=%2FU9ujJMYoOpT5IlgbwW5qQ%3D%3D
1	5	5	0,88 €	4,41 €			S1	DIP Switches / SIP Switches SPST 8 switch sections	CTS	219-8LPST	https://www.mouser.co.uk/ProductDetail/CTS-Electronic-Components/219-8LPST?qs=qNzHFtQhdJ%252BArk7b%252BY2Vjw%3D%3D
2	5	10	0,02 €	0,15 €	2.2KΩ	--0402	R1, R2	Thick Film Resistors - SMD 0402 2.2Kohms 1% AEC-Q200	Panasonic	ERJ-2RKF2201X	https://gr.mouser.com/ProductDetail/667-ERJ-2RKF2201X
2	5	10	0,02 €	0,19 €	2.7Ω	--0402	R3, R4	Thick Film Resistors - SMD 2.7 Ohms 1/16 W 0402 5% AEC-Q200 Standard Power Version	YAGEO	AC0402JR-072R7L	https://gr.mouser.com/ProductDetail/603-AC0402JR-072R7L
1	5	5	0,09 €	0,47 €	68Ω	--0402	R5	Thick Film Resistors - SMD 68.1OHM 1/16WATT 1%	Bourns	CR0402-FX-68R1GLF	https://gr.mouser.com/ProductDetail/652-CR0402-FX68R1GLF
1	5	5	0,09 €	0,47 €	82Ω	--0402	R6	Thick Film Resistors - SMD 0402 82.5ohms 1% AEC-Q200	Panasonic	ERJ-2RKF82R5X	https://gr.mouser.com/ProductDetail/667-ERJ-2RKF82R5X

Qty	BOARDS	TOTAL QNT	Unit Price	PRICE	Value	Package	Parts	Description	Mfr. NAME	Mfr. No	MOUSER_PRICE-STOCK
2	5	10	0,02 €	0,17 €	10pF	--0402	C1, C2	Multilayer Ceramic Capacitors MLCC - SMD/SMT WCAP-CSGP 10pF 0402 5% 10V MLCC	Wurth Elektronik	885012005007	https://gr.mouser.com/ProductDetail/710-885012005007
2	5	10	0,19 €	1,91 €	4.7uF	--0402	C3, C9	Multilayer Ceramic Capacitors MLCC - SMD/SMT 0402 10V 4.7uF X5R 10% T: 0.5mm	TDK	C1005X5R1A475K050BC	https://gr.mouser.com/ProductDetail/TDK/C1005X5R1A475K050BC?qs=6JAMGB%252BEdkwNVInvSHlfuQ%3D%3D
2	5	10	0,03 €	0,32 €	0.1uF	--0402	C4, C11	Multilayer Ceramic Capacitors MLCC - SMD/SMT 0.1 uF 10 VDC 5% 0402 X5R	Murata	GRM155R61A104JA01D	https://gr.mouser.com/ProductDetail/81-GRM155R61A104JA1D
4	5	20	0,03 €	0,50 €	2.2uF	--0402	C5, C6, C7, C8	Multilayer Ceramic Capacitors MLCC - SMD/SMT 2.2 uF 10 VDC 10% 0402 X5R	Murata	GRM155R61A225KE01D	https://gr.mouser.com/ProductDetail/81-GRM155R61A225K01D
1	5	5	0,05 €	0,23 €	1uF	--0402	C10	Multilayer Ceramic Capacitors MLCC - SMD/SMT 10V 1uF X5R 0402 10%	KEMET	C0402C105K8PACTU	https://gr.mouser.com/ProductDetail/80-C0402C105K8P
2	5	10	0,02 €	0,18 €	1pF	--0402	C12, C13	Multilayer Ceramic Capacitors MLCC - SMD/SMT 1 pF 50 VDC 0.25 pF 0402 C0G (NP0)	Murata	GRM1555C1H1R0CA01D	https://gr.mouser.com/ProductDetail/81-GRM1555C1H1R0CA1D
2	5	10	0,04 €	0,37 €	330pF	--0402	C14, C15	Multilayer Ceramic Capacitors MLCC - SMD/SMT 330 pF 50 VDC 2% 0402 C0G (NP0)	Murata	GRM1555C1H331GA01J	https://gr.mouser.com/ProductDetail/81-GRM1555C1H331GA1J
2	5	10	0,03 €	0,28 €	68pF	--0402	C16, C17	Multilayer Ceramic Capacitors MLCC - SMD/SMT 68 pF 50 VDC 2% 0402 C0G (NP0)	Murata	GRM1555C1H680GA01D	https://gr.mouser.com/ProductDetail/81-GRM1555C1H680GA1D
2	5	10	0,05 €	0,50 €	80pF	--0402	C18, C19	Multilayer Ceramic Capacitors MLCC - SMD/SMT 82 pF 50 VDC 2% 0402 C0G (NP0)	Murata	GRM1555C1H820GA01J	https://gr.mouser.com/ProductDetail/81-GRM1555C1H820GA1J

Qty	BOARDS	TOTAL QNT	Unit Price	PRICE	Value	Package	Parts	Description	Mfr. NAME	Mfr. No	MOUSER_PRICE-STOCK
2	5	10	0,03 €	0,31 €	30pF	--0402	C20, C21	Multilayer Ceramic Capacitors MLCC - SMD/SMT 30 pF 50 VDC 2% 0402 C0G (NP0) AEC-Q200	Murata	GCM1555C1H300GA16D	https://gr.mouser.com/ProductDetail/81-GCM1555C1H300GA6D
2	5	10	0,28 €	2,76 €	160nF	--0603	L1, L2	RF Inductors - SMD 160 NH 5%	Murata	LQW18CNR16J00D	https://gr.mouser.com/ProductDetail/Murata-Electronics/LQW18CNR16J00D?qs=e%252BE4OD6MgMfVhz%252BULvV1vg%3D%3D
3	5	15		0,00 €		Pin Strip	J1, J2, J3, J4	Pin Header 1x8 Female 2.54mm	CONNFLY	05-00011910	https://grobotronics.com/pin-header-1x8-female-2.54mm.html?sl=en
1	5	5	0,31 €	1,54 €	3.6V	--0603	LED1	Standard LEDs - SMD Blue Clear 470nm	Lite-On	LTST-C191TBKT	https://gr.mouser.com/ProductDetail/859-LTST-C191TBKT
1	5	5	0,14 €	0,70 €	3.3V	--0603	LED2	Standard LEDs - SMD WL-SMCW SMDMono TpVw Waterclr 0603 Red	Würth Elektronik	150060RS75000	https://gr.mouser.com/ProductDetail/710-150060RS75000
TOTAL PRICE				48,84 €							

Πίνακας 0.1: Λίστα υλικών.

Βιβλιογραφία

1. NXP B.V. (2023). Ανάκτηση από https://www.nxp.com/docs/en/data-sheet/PN7160_PN7161.pdf
2. MOUSER LIBRARY (2023) Ανάκτηση από <https://componentsearchengine.com/>
3. AUTODESK LIBRARY IO (2023) Ανάκτηση από <https://accounts.autodesk.com/logon?resume=%2Fas%2FPvJed7ql9H%2Fresume%2Fas%2Fauthorization.ping&spentity=null#username>
4. OM27160A1 nxp evaluation board (2023) Ανάκτηση από <https://www.nxp.com/products/rfid-nfc/nfc-hf/nfc-readers/om27160-development-kits-for-pn7160-plugn-play-nfc-controller:PN7160-EVK>
5. AN12991 PN7160 evaluation kit quick start guide (2021) Retrieved from <https://www.nxp.com/docs/en/application-note/AN12991.pdf>
6. UM11496 PN7160 evaluation board (2022) Retrieved from <https://www.nxp.com/docs/en/user-manual/UM11496.pdf>
7. AN13219 antenna design and matching guide (2022) Ανάκτηση από <https://www.nxp.com/docs/en/application-note/AN13219.pdf>
8. AN13223 dynamic load modulation amplitude guide (2021) Ανάκτηση από <https://www.nxp.com/docs/en/application-note/AN13223.pdf>
9. AN13218 RF settings guide (2021) Ανάκτηση από <https://www.nxp.com/docs/en/application-note/AN13218.pdf>
10. AN13224 Dynamic power control guide (2022) Ανάκτηση από <https://www.nxp.com/docs/en/application-note/AN13224.pdf>
11. UM11495 NFC controller (2021) Ανάκτηση από <https://www.mouser.com/pdfDocs/UM11495.pdf>
12. UM11232 NFC Antenna Design Tool User Guide (2019) Ανάκτηση από <https://www.nxp.com/docs/en/user-guide/UM11232.pdf>
13. AN10216-01 I2C MANUAL (2003) Ανάκτηση από <https://www.nxp.com/docs/en/application-note/AN10216.pdf>
14. I2C-bus specification and user manual (2021) Ανάκτηση από <https://www.pololu.com/file/0J435/UM10204.pdf>

15. AN12988 hardware (2023) Ανάκτηση από
<https://www.nxp.com/docs/en/application-note/AN12988.pdf>
16. SPI (2002) Ανάκτηση από
<http://www.ee.nmt.edu/~rison/datasheets/ee308/S12SPIV2.pdf>
17. NFC FORUM (2023) Ανάκτηση από
<https://nfc-forum.org/news/2023-06-nfc-forum-unveils-nfc-s-technology-roadmap-through-2028/>
18. NFC ANTENNA TOOL (2023) Ανάκτηση από
<https://community.nxp.com/t5/NFC/bd-p/nfc>
19. Εφαρμογές nfc (2019) Ανάκτηση από
<https://www.9volto.gr/blog/ti-einai-to-nfc-sta-kinhta-smartphone/>
20. JLCPCB FACTORY ASSEMBLY Ανάκτηση από
<https://jlcpcb.com/parts>
21. ISO/IEC 14443 Ανάκτηση από
<https://ww1.microchip.com/downloads/en/devicedoc/doc2056.pdf>
22. Πάστα κολλήσεων. Ανάκτηση από
<https://i.ebayimg.com/images/g/r2wAAOSwnQhim6CS/s-l1200.webp>
23. Σπάτουλες Ανάκτηση από
<https://vida.gr/images/detailed/31/spatoules-atsalines-4.png>
24. Τσιμπίδες Ανάκτηση από
https://gr.mouser.com/images/marketingid/2020/microsites/165531795/2020-02-10_11-05-57.png